

琉球大学工学部

電気システム工学コース・電子情報通信コース

2019 年度 電気電子応用実験

テーマ

- 1 単相変圧器の三相結線
- 2 三相誘導電動機の特⼾
- 3 直流チョッパの基本回路と特⼾解析
- 4-1 デジタル基本回路
- 4-2 順序回路
- 5 薄膜の電気抵抗率測定
- 6 アクティブフィルタ
- 7 発振回路
- 8 ホール効果
- 9 トランジスタ増幅回路
- 10 CMOS 論理回路

所 属	
学籍番号	
氏 名	

1. 単相変圧器の三相結線

1. 目的

単相変圧器の三相結線法を理解し、各結線法の特徴を実験で確認する。

2. 原理

2.1 変圧器の動作原理

変圧器の原理を図 1.1 に示す。

理想的な条件では鉄芯に鎖交する磁束 ϕ と電圧 e_1, e_2 の関係は

$$e_1 = -n_1 \frac{d\phi}{dt} \quad (1.1)$$

$$e_2 = -n_2 \frac{d\phi}{dt} \quad (1.2)$$

となる (いずれも瞬時値)*。ここで n_1, n_2 はそれぞれ 1 次側, 2 次側の巻数である。

したがって,

$$\frac{e_1}{e_2} = \frac{n_1}{n_2} = a \quad (1.3)$$

となる。ここで a は巻数比と呼ばれる。

また, e_1, e_2 の実効値を E_1, E_2 とすると瞬時値と同様に

$$\frac{E_1}{E_2} = \frac{n_1}{n_2} = a \quad (1.4)$$

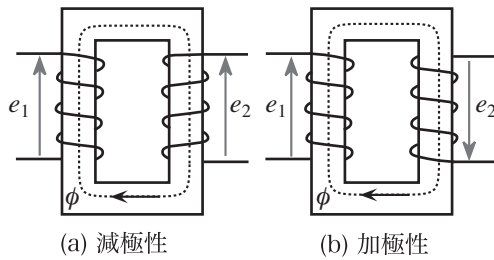


図 1.1 変圧器の原理

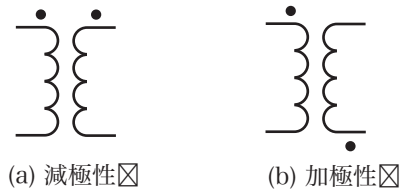


図 1.2 変圧器の極性表示

*数式を統一するために減極性と加極性で電圧 e_2 を逆向きに定義していることに注意せよ。

の関係となる。

変圧器は線の巻き方により、1 次側の電圧と 2 次側の電圧の位相が異なる (図 1.1 参照)。実際の回路図では、巻き方を具体的に記述するのではなく、図 1.2 中に示すように ● 記号で表示する。● 記号がある端子の電圧が同位相となる。

2.2 単相変圧器の三相結線方式

三相交流の変圧のために、単相変圧器を結線する方式には (1)Y-Y 結線, (2)Y- Δ 結線, (3) Δ - Δ 結線, (4)V-V 結線などがある (図 1.3-1.6 参照)。

ここでは、Y-Y 結線について説明する。

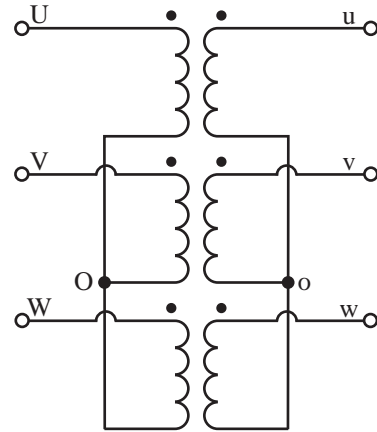


図 1.3 Y-Y 結線

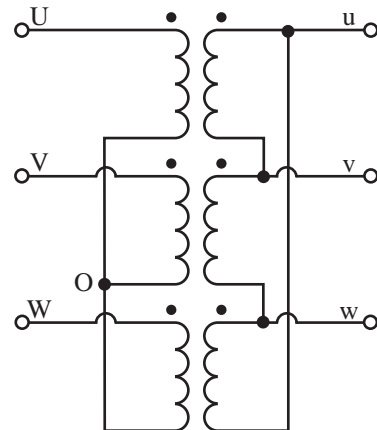


図 1.4 Y- Δ 結線

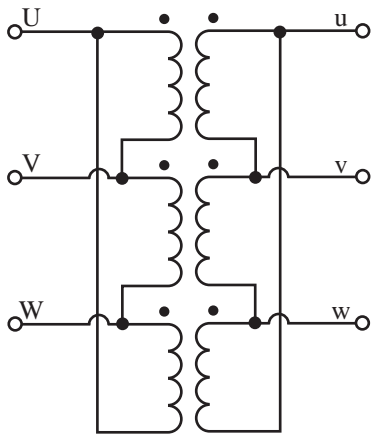


図 1.5 Δ-Δ 結線

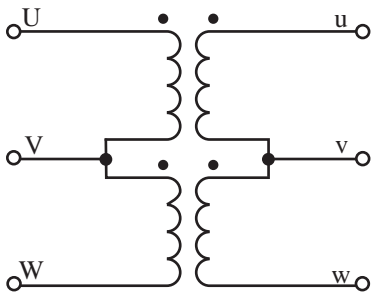


図 1.6 V-V 結線

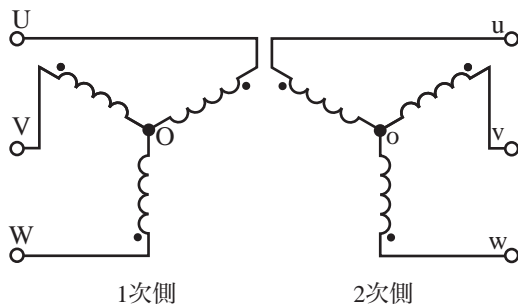


図 1.7 Y-Y 結線の接続関係

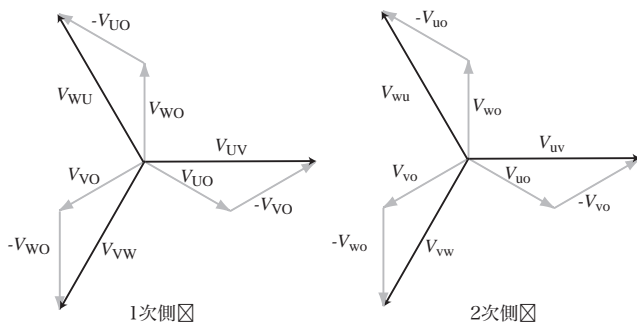


図 1.8 Y-Y 結線のベクトル図

Y-Y 結線を図 1.3 に示す。「Y-Y」という呼び方は変圧器の 1 次側巻線と 2 次側巻線が図 1.7 のように接続されているためである。

巻数比 $a = 1$ の理想変圧器の Y-Y 結線の 1 次側/2 次側電圧のベクトル図を図 1.8 に示す[†]。Y-Y 結線の場合、対応する 1 次側と 2 次側の電圧 (例えば V_{UV} と V_{uv}) には位相差は存在しない。なお、巻数比 $a \neq 1$ の場合には 2 次側の部分を $1/a$ 倍にすれば良い。他の結線でのベクトル図は各自で描いてみよう (予習事項 1 参照)。

参考までに、各結線法の特徴を以下にまとめておく。

Y-Y 結線 1 次電圧と 2 次電圧の間の位相角変位がない。第三調波成分により電圧波形が歪む。1 次側と 2 次側の双方の中性点を接地することができ異常電圧の低減ができる。

Y-Δ 結線 1 次電圧と 2 次電圧の間の位相角変位がある。Δ 回路が存在するので第三調波成分による電圧波形の歪がない。Δ 側では中性点接地が不可能であるため、Δ 側の異常電圧の低減ができない。配電用変電所などでは Y 側を高圧側に、発電所での昇圧用には Δ 側を発電機側 (低圧側) にして用いられる。

Δ-Δ 結線 1 次電圧と 2 次電圧の間に位相角変位がない。Δ 回路が存在するので第三調波成分による電圧波形の歪がない。中性点接地ができないため、低圧の回路で用いられる。単相変圧器三台で構成した場合、1 台が故障になっても故障変圧器を切り離し、V-V 結線にして運用できる。

V-V 結線 故障時の応急処置として用いられる。または、現時点で軽負荷で将来負荷の増加が見込まれる場合に使用することがある (負荷が増加した場合には Δ-Δ 結線へ移行)。

3. 予習事項

- それぞれの結線方式についてベクトル図を描け (図 1.8 参照)。このとき、1 次側には三相平衡電圧を印加するものとし、変圧器も理想変圧器とする。また、巻数比 $a = 1$ とせよ。ベクトル図は A4 の方眼紙 (グラフ用紙) に描き、実験開始時に提出すること。
- 本実験ではオシロスコープにより電圧の大きさと位相差を測定する。オシロスコープの使用法に疑問点があれば、基礎実験で配布した手引きなどを参考に自習しておくこと。

[†]本によっては、ベクトル図 (vector diagram) のことをフェーザ図 (phasor diagram) と呼ぶ。

4. 実験

4.1 実験課題

1. 極性試験と巻数比測定
2. Y-Y 結線
3. Y- Δ 結線
4. Δ - Δ 結線
5. V-V 結線

4.2 実験方法

4.2.1 注意事項

オシロスコープの CH1 と CH2 のグランドは内部で接続されている。このため、CH1 と CH2 のプローブのグランドを接続した二つの端子の間を短絡したことになる。例えば図 1.3 の V_{UV} , V_{VW} を CH1 と CH2 で測定する場合には、CH1 と CH2 のグランドは V に接続しなければならない(つまり測定できるのは V_{UV} と $V_{VW} = -V_{WV}$ である)。CH1 のグランドを V に CH2 のグランドを W に接続すると端子 V と端子 W の間 ($|V_{wv}|$ の電圧がかかっている) を短絡することになり、機器を破損することになるので注意せよ。

変圧器の 1 次側と 2 次側は絶縁されているため、変圧器の 1 次側端子と 2 次側の端子にオシロスコープの CH1 と CH2 のグランドを接続することは問題ない。例えば、 V_{UV} と V_{uv} の位相差を測定する場合には CH1 のグランドを V, CH2 のグランドを v に接続しても問題はない。

また、本実験を進める際に、オシロスコープの筐体と対地間に電位差が生じる可能性がないわけではない。そのため、測定中にオシロスコープの筐体の金属部分にむやみに触れないようにし、スリッパを履いて実験を行うこと。

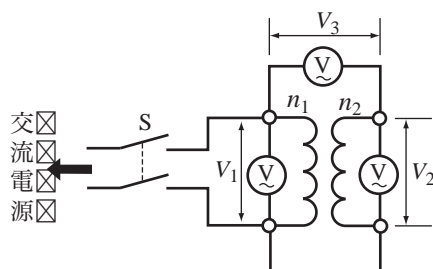


図 1.9 極性試験と巻数比測定回路

4.2.2 極性試験と巻数比測定

1. 図 1.9 の回路を結線せよ。
2. スイッチ S を ON にし、電圧 V_1 , V_2 , V_3 を測定せよ。
3. V_3 を測定している端子が同位相かどうかを判断するには、 $V_3 \approx V_1 + V_2$ であるか $V_3 \approx |V_2 - V_1|$ であるかを調べればよい。 V_1 , V_2 , V_3 の関係から 1 次側/2 次側で電圧が同位相になる端子を調べ、●印を付けておけ。
4. また、巻数比 a を算出せよ。
5. 3 つの変圧器に対し、1-3 を繰り返せ。

4.2.3 Y-Y 結線

以下に Y-Y 結線の実験手順を示す。Y-Y 結線の特徴が現れるか注意して観測せよ。

1. 図 1.3 を参考に極性に注意して変圧器を Y-Y 結線せよ。
2. 三相の商用電源からスライダックを通して 1 次側 UVW に三相平衡電圧 100V を印加せよ。ここで印加電圧が定格以下であるように注意せよ。
3. 1 次側の相電圧 V_{UO} , V_{VO} , V_{WO} の電圧と位相差を測定せよ。測定にはオシロスコープを用いること。
4. 1 次側の線間電圧 V_{UV} , V_{VW} , V_{WU} の電圧と位相差を測定せよ。
5. 1 次側の線間電圧 V_{UV} と相電圧 V_{UO} の位相差を測定せよ。
6. 2 次側の相電圧 V_{uo} , V_{vo} , V_{wo} の電圧と位相差を測定せよ。
7. 2 次側の線間電圧 V_{uv} , V_{vw} , V_{wu} の電圧と位相差を測定せよ。
8. 2 次側の線間電圧 V_{uv} と相電圧 V_{uo} の位相差を測定せよ。
9. 1 次側の V_{UV} と 2 次側の V_{uv} の位相差を測定せよ。

4.2.4 Y-Δ 結線

1. 図 1.4 を参考に極性に注意して変圧器を Y-Δ 結線せよ。
2. 三相の商用電源からスライダックを通して 1 次側 UVW に三相平衡電圧 100V を印加せよ。ここで印加電圧が定格以下であるように注意せよ。
3. 1 次側の相電圧 V_{UO} , V_{VO} , V_{WO} の電圧と位相差を測定せよ。
4. 1 次側の線間電圧 V_{UV} , V_{VW} , V_{WU} の電圧と位相差を測定せよ。
5. 1 次側の線間電圧 V_{UV} と相電圧 V_{UO} の位相差を測定せよ。
6. 2 次側の線間電圧 V_{uv} , V_{vw} , V_{wu} の電圧と位相差を測定せよ。
7. 1 次側の V_{UV} と 2 次側の V_{uv} の位相差を測定せよ。

4.2.5 Δ-Δ 結線

1. 図 1.5 を参考に極性に注意して変圧器を Δ-Δ 結線せよ。
2. 三相の商用電源からスライダックを通して 1 次側 UVW に三相平衡電圧 100V を印加せよ。ここで印加電圧が定格以下であるように注意せよ。
3. 1 次側の線間電圧 V_{UV} , V_{VW} , V_{WU} の電圧と位相差を測定せよ。
4. 2 次側の線間電圧 V_{uv} , V_{vw} , V_{wu} の電圧と位相差を測定せよ。
5. 1 次側の V_{UV} と 2 次側の V_{uv} の位相差を測定せよ。

4.2.6 V-V 結線

1. 図 1.6 を参考に極性に注意して変圧器を V-V 結線せよ。
2. 三相の商用電源からスライダックを通して 1 次側 UVW に三相平衡電圧 100V を印加せよ。ここで印加電圧が定格以下であるように注意せよ。
3. 1 次側の線間電圧 V_{UV} , V_{VW} , V_{WU} の電圧と位相差を測定せよ。

4. 2 次側の線間電圧 V_{uv} , V_{vw} , V_{wu} の電圧と位相差を測定せよ。
5. 1 次側の V_{UV} と 2 次側の V_{uv} の位相差を測定せよ。

5. データ解析

1. 各結線法の理論的なベクトル図 (予習事項 1 参照) の上に実験から得られたベクトル図を描きなさい。1 次側と 2 次側のベクトル図の大きさをそろえるために 1 次側と 2 次側のそれぞれでベクトルの長さを正規化して描くこと。例えば 1 次側で $1\text{cm} = 10\text{V}$, 2 次側で $1\text{cm} = 10/2\text{V}$ などとする (巻数比 $a=2$ の場合)。色を変えるなどして分かり易くなるように工夫すること。
2. 実験結果から得られたベクトル図と理論的なベクトル図とのずれは何に起因するかを考察してみよ。

参考文献

- [1] 森安:「実用電気機器学」, 第 2 章, 森北出版 (2000).
- [2] 前島編:「電気工学ハンドブック」, 第 6 版, 第 17 編, 電気学会 (2001).

2. 三相誘導電動機の特性

1. 目的

- 三相誘導電動機の各種試験を行い、基礎特性を理解する。
- 等価回路法を修得する。

2. 原理

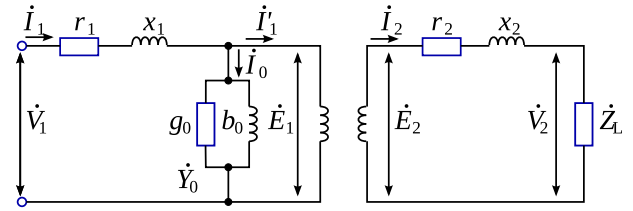
2.1 等価回路法

三相誘導電動機は固定子である一次側と回転子である二次側が磁気回路によって結ばれている構造をしている。磁気回路を含む機器は他に変圧器があり、三相誘導電動機と変圧器は密接な関係にある。また、変圧器の特性を調べる際、等価回路で計算することができるが、これを三相誘導電動機に応用することで、変圧器と同様にその特性を等価回路法で調べることができる。以上のことから、初めに変圧器の等価回路の原理を説明し、その後三相誘導電動機の等価回路の原理を説明する。

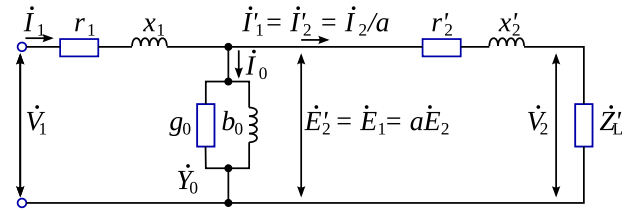
2.1.1 変圧器の等価回路

変圧器とは鉄心にコイルを巻いたもので、電源を接続する方を一次側とし、負荷を接続する方を二次側とする。一般に変圧器の等価回路は図 2.1(a) で表すことができる。ここで、各変数は以下の通りである。

\dot{V}_1	: 一次電圧
\dot{V}_2	: 二次電圧
\dot{I}_1	: 一次電流
\dot{I}'_1	: 一次負荷電流
\dot{I}_0	: 励磁電流
\dot{I}_2	: 二次電流
\dot{E}_1	: 一次起電力
\dot{E}_2	: 二次起電力
r_1	: 一次抵抗
x_1	: 一次漏れリアクタンス
r_2	: 二次抵抗
x_2	: 二次漏れリアクタンス
\dot{Z}_L	: 負荷
g_0	: 励磁コンダクタンス
b_0	: 励磁サセプタンス
\dot{Y}_0	: 励磁アドミタンス
a	: 巻数比



(a) 変圧器の等価回路。



(b) 一次側に換算した変圧器の等価回路。

図 2.1 変圧器の等価回路と一次側に換算した変圧器の等価回路。

さらに、この等価回から理想変圧器を取り去り、二次側を一次側に換算すると図 2.1(b) のように表すことができる。ここで、一次側に換算した二次側の電圧 \dot{E}'_2 、電流 \dot{I}'_2 、インピーダンス \dot{Z}'_2 は次の関係で求まる。

$$\dot{E}_1 = \dot{E}'_2 = a\dot{E}_2 \quad (2.1)$$

$$\dot{I}'_1 = \dot{I}'_2 = \frac{\dot{I}_2}{a} \quad (2.2)$$

$$\dot{Z}'_2 = \frac{\dot{E}'_2}{\dot{I}'_2} = a^2 \frac{\dot{E}_2}{\dot{I}_2} = a^2 \dot{Z}_2 \quad (2.3)$$

$$\dot{Z}'_L = a^2 \dot{Z}_L \quad (2.4)$$

$$r'_2 = a^2 r_2 \quad (2.5)$$

$$x'_2 = a^2 x_2 \quad (2.6)$$

\dot{E}'_2 : 二次電圧 (一次換算)

\dot{I}'_2 : 二次電流 (一次換算)

r'_2 : 二次抵抗 (一次換算)

x'_2 : 二次漏れリアクタンス (一次換算)

\dot{Z}'_2 : 二次インピーダンス

2.1.2 三相誘導電動機の等価回路

三相誘導電動機は構造的に変圧器と似ているため、等価回路で表すことができる。図 2.2(a) はすべり s で運転中の三相誘導電動機の一相あたりの等価回路である。

[1][2]. 図 2.2(a) の二次側に機械的な負荷を表す等価負荷抵抗 R を考慮すると図 2.2(b) の様に表すことができる [2][3]. 次に, 変圧器の等価回路と同様に, 理想変圧器を取り去り, 二次側を一次側に換算すると図 2.2(c) の等価回路で表せる. ここで, 変圧器と同様に一次側に換算した二次側電圧 \dot{E}'_2 , 電流 \dot{I}'_2 , インピーダンス \dot{Z}'_2 は次の式となる.

$$\dot{E}'_2 = a\dot{E}_2 \quad (2.7)$$

$$\dot{I}'_2 = \frac{\dot{I}_2}{a} \quad (2.8)$$

$$\dot{Z}'_2 = a^2 \dot{Z} \quad (2.9)$$

つづいて, 図 2.2(c) の励磁回路をアドミッタンス \dot{Y}_0 からインピーダンス \dot{Z}_0 へ変換すると図 2.2(d) となる. さらに, 図 2.2(d) の等価回路は図 2.2(e) に示す T 形定常等価回路で表すことができる.[4] ここで, 図 2.2(e) の等価回路の各値は次の式で求めることができる.

$$r'_2 = a^2 r_2 \quad (2.10)$$

$$x_t = a^2(x_0 + x_2) - ax_0 \simeq x_1 + x_2 \quad (2.11)$$

$$X_0 = x_1 + x_0 \quad (2.12)$$

$$a = \frac{x_0 + x_1}{x_0} \quad (2.13)$$

ここで,

r_M : 鉄損抵抗

s : すべり

x_0 : 励磁リアクタンス

R : 等価負荷抵抗

2.2 等価回路法による誘導電動機の特性算定を行うための諸測定

等価回路法による特性算定を行うためには 1 相あたりの巻線抵抗測定, 無負荷試験および拘束試験を行う必要がある.

2.2.1 1 相あたりの巻線抵抗測定

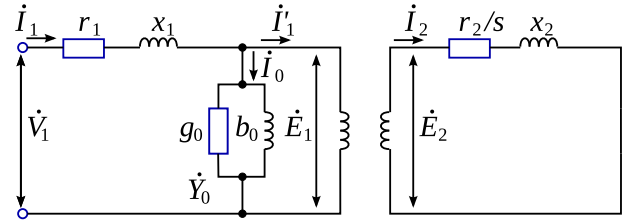
室温 $t(^{\circ}\text{C})$ における直流の端子間抵抗 R_t を測定する. ここで, 式 (2.14) を用いることによって基準巻線温度 $T = 75(^{\circ}\text{C})$ における 1 相分の抵抗値に換算できる.

$$r_1 = \frac{R_t}{2} \frac{235 + T}{235 + t} (\Omega). \quad (2.14)$$

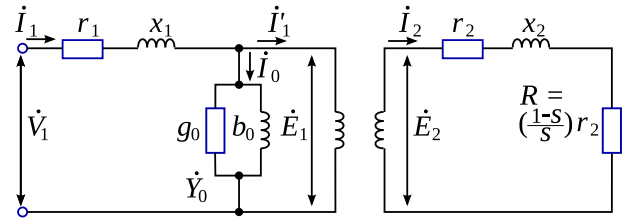
巻線抵抗測定では, 図 2.2(d) の三相誘導電動機の等価回路と図 2.2(e) の T 形定常等価回路はそれぞれ図 2.3(a), (b) となる. すなわち, どちらも二次側は開放状態であり, さらに直流のため鉄損抵抗 r_M とリアクタンス分は消えてしまうことになる.

2.2.2 無負荷試験

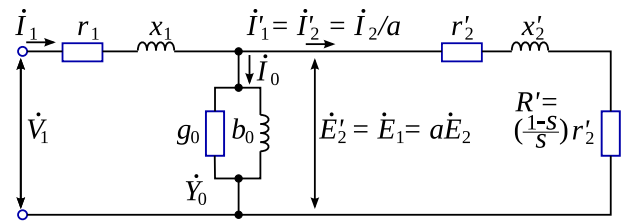
電動機に負荷を加えない状態にして運転する. 電動機に定格電圧 $V_O(\text{V})$ を加えた時の電力を無負荷入力



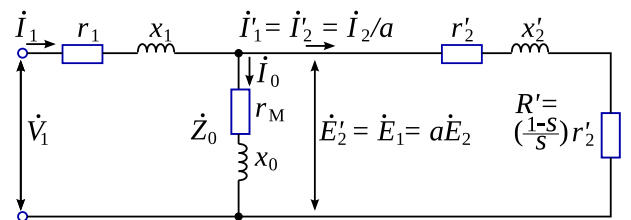
(a) すべり s で運転中の三相誘導電動機の等価回路.



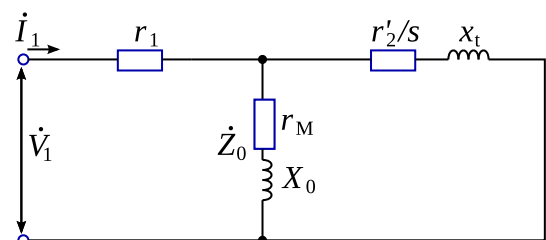
(b) 二次側に等価負荷抵抗 R を考慮した等価回路.



(c) 二次側を一次側に換算した等価回路.

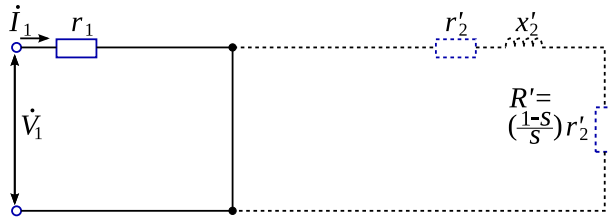


(d) 励磁回路を \dot{Y}_0 から \dot{Z}_0 へ変換した等価回路.

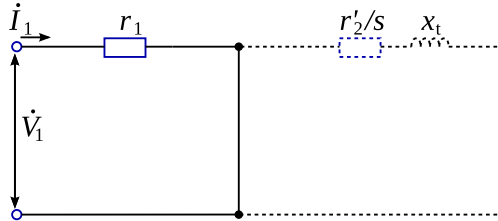


(e) T 形定常等価回路.

図 2.2 三相誘導電動機の等価回路 (a)–(d) と T 形定常等価回路 (e).



(a) 巻線抵抗測定時の等価回路.



(b) 巻線抵抗測定時の T 形定常等価回路.

図 2.3 巻線抵抗測定時の等価回路 (a) と T 形定常等価回路 (b).

$P_O(W)$, このときに一次巻線に流れる電流を無負荷電流 $I_O(A)$ とすると, 無負荷電流の有効分 I_{OW} , 無効分 I_{OU} , および無負荷力率 $\cos \theta_O$ は, それぞれ次式で表される.

$$I_{OW} = \frac{P_O}{\sqrt{3}V_O} \quad (2.15)$$

$$I_{OU} = \sqrt{I_O^2 - I_{OW}^2} \quad (2.16)$$

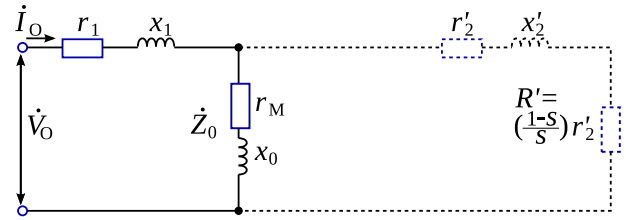
$$\cos \theta_O = \frac{P_O}{\sqrt{3}V_O I_O} \times 100 (\%) \quad (2.17)$$

また, 無負荷試験においてすべり s は通常 1(%) 未満であり, 二次回路に流れる電流は非常に小さくなる. そのため等価回路は励磁回路のみを考えればよい. すなわち, 図 2.2(d), (e) の等価回路はそれぞれ図 2.4(a), (b) となり, 二次側開放の回路を考えることとほぼ等しいことになる.

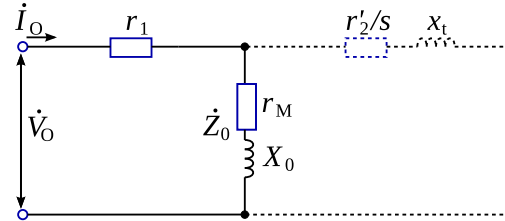
2.2.3 拘束試験

電動機の回転子を回転しないように拘束した状態で定格電圧を入力すると, 一次巻線に大電流が流れてしまい危険である. そのため, 拘束試験における定格電圧を加えたときの電流 (短絡電流) は, 次のような方法で求められる. 定格周波数の低い電圧 $V_S'(V)$ を加えて, 定格電流に近い電流 $I_S'(A)$ を流す. このときの入力電力が $P_S'(W)$ であったとする. これらの値を用いて, 定格電圧を加えたときの短絡電流 $I_S(A)$ および短絡入力 $P_S(W)$ は, 次式によって求められる.

$$I_S = I_S' \times \frac{V_S}{V_S'} \quad (2.18)$$



(a) 無負荷試験の等価回路.



(b) 無負荷試験の T 形定常等価回路

図 2.4 無負荷試験の等価回路 (a) と T 形定常等価回路 (b).

$$P_S = P_S' \times \left(\frac{V_S}{V_S'} \right)^2 \quad (2.19)$$

拘束電流の有効分 I_{S1} および無効分 I_{S2} は, それぞれ次式によって求められる.

$$I_{S1} = \frac{P_S' V_S}{\sqrt{3}(V_S')^2} \quad (2.20)$$

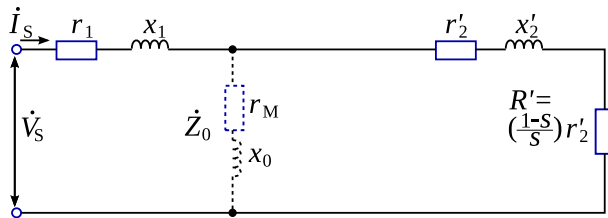
$$I_{S2} = \sqrt{I_S^2 - I_{S1}^2} \quad (2.21)$$

また, 拘束試験では印加電圧が小さいため, 鉄損が小さくなり, 励磁回路へ流れる電流が二次回路に流れる電流と比較して十分に小さくなる. したがって, 拘束試験では励磁回路を除去した L 型等価回路を考えればよいこととなる. すなわち, 図 2.2(d), (e) の等価回路はそれぞれ図 2.5(a), (b) となり, 励磁回路を取り去った回路となる.

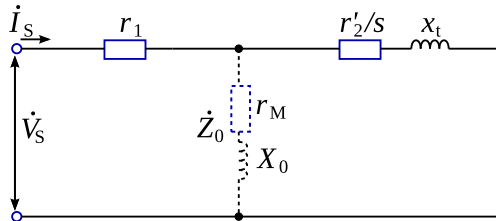
3. 実験

3.1 実験課題

- 1 相あたりの巻線抵抗測定を行う.
- 2 無負荷試験を行う.
- 3 拘束試験を行う.
- 4 負荷試験を行う.
- 5 等価回路法により, 特性を評価する.



(a) 拘束試験の等価回路.



(b) 拘束試験の T 形定常等価回路

図 2.5 拘束試験の等価回路 (a) と T 形定常等価回路 (b).

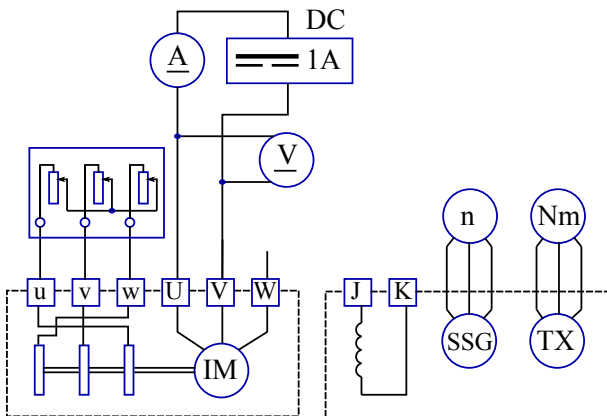


図 2.6 巻線抵抗測定回路.

3.2 実験方法

3.2.1 1 相あたりの巻線抵抗測定

- 図 2.6 は、U-V 間の巻線抵抗を測定する回路である。図 2.6 のように誘導電動機の入力端子に直流電源を接続し、1(A) の直流電流を流す。そのときに生じる電圧降下量によって抵抗値 R_t を求めよ。測定では、U-V 間、V-W 間、W-U 間の抵抗をそれぞれ測定すること。
- 基準巻線温度における一次巻線の抵抗 (星形換算) r_1 は式 (2.14) を用いて求めよ。

注意 ここで、電流値 1(A) は定格電流値より十分に小さいので、発熱による抵抗値変化は無視できる。

3.2.2 無負荷試験

- 図 2.7 のように結線せよ。
- 「電動機の始動」を以下の手順に従って行え。
 - 電動機の始動抵抗器のレバーを「始動位置」にセットせよ。
 - 三相変圧器の出力をゼロにした状態で、メインスイッチ (ELCB1) を入れよ (ON にせよ)。
 - 三相変圧器の出力電圧を徐々に上昇させ、電動機の定格電圧 220(V) にセットせよ。
 - 始動抵抗器を徐々に運転側に移動させる (ゆっくりと抵抗値を減らす)。このときに始動電流が大きくなることがあるので、電流計および電力計の保護に留意すること。
- 一次電圧を定格電圧より少し高い電圧 ($V_O \simeq 240(V)$) に設定し、一次電圧 $V_O(V)$ 、一次電流 $I_O(A)$ 、入力電力 $W_O(W)$ および回転数 $N(rpm)$ を測定せよ。
- 同様に、一次電圧 V_O の値を徐々に低下させて V_O 、 I_O 、 W_O および N の測定を行う。ここで、一次電圧 V_O の範囲は、定格電圧より少し高い電圧からほぼ同期回転を保つ最低位置 (約 60(V)–240(V) の範囲) とする。測定は、この範囲の任意の点 (15 点程度) で行う。測定では誘導電動機の回転が落ち着いてから (約 30–60 秒たってから) 測定すること。
- 測定後は、三相変圧器の出力を徐々に下げていく。三相変圧器がゼロになったら次に電動機の本スイッチ (ELCB1) を切る (OFF にする)。停止を確認した後、始動抵抗器を元の位置 (始動位置) に戻す。

3.2.3 拘束試験

- 拘束試験は図 2.7 にある無負荷試験で行った電気回路をそのまま用いる。
- 回転子を回転しないようにロック用ボルトで固定する。固定する際は必ずメインスイッチ (ELCB1) が OFF であることを確認すること。固定の仕方の詳細は実験中に担当者から説明があります。
- 始動抵抗器のレバーを運転側にセットする。
- (必要であれば) 電圧計のレンジを適当に選び直せ。
- 三相変圧器の出力をゼロにした状態で、メインスイッチ (ELCB1) を入れる (ON にする)。

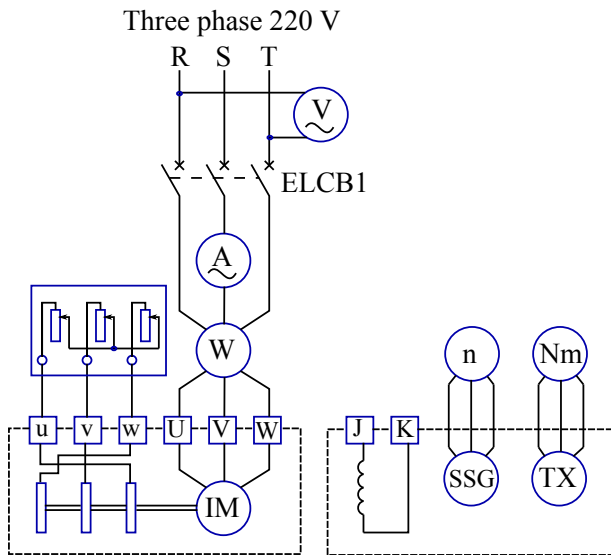


図 2.7 無負荷試験・拘束試験回路.

6. 三相変圧器の出力電圧を徐々に上昇させ、一次電流 I_S を定格電流 6.2(A) 付近になるまで入力電圧 V_S を上昇させる。その時の $V_S(V)$, $I_S(A)$ および入力電力 $W_S(W)$ を測定せよ。
7. 定格電流 6.2(A) での値を測定したら、入力電圧 V_S をゆっくりとゼロにし、メインスイッチ (ELCB1) を切る (OFF にする)。
8. 回転子の位置によって同一電流 (6.2(A)) における入力電圧 $V_S(V)$ が異なる場合があるため、回転子位置を変えて同様な測定を 4 回行いそれぞれの平均を計算せよ。
9. 上記測定を 4 回おこなったあと、メインスイッチ (ELCB1) が切れている (OFF になっている) ことを必ず確認すること。
10. 拘束試験測定後はかならずロック用ボルトを元に戻し、回転子が動くことを確認すること。実験中に担当者から説明があります。
11. 始動抵抗を元にもどす。

注意 拘束試験は電動機の温度を上昇させないように短時間で行うこと。また、拘束状態で定格電圧を電動機に印加すると機器を破損する恐れがあるので、供給電圧に注意すること。

3.2.4 負荷試験

1. 図 2.8 のように結線せよ。

2. 動力計の回転子が拘束されていないこと、励磁調整器が最小位置 (ゼロの位置) であることを確認せよ。
3. 図 2.8 の回路において誘導電動機の電源スイッチ (ELCB1) を入れ (ON にし)、電動機に定格電圧 220(V) を供給し、無負荷で運転させよ。
4. 始動抵抗を運転側に回す。
5. 数分後に動力計の励磁電源遮断器 (MCCB) を入れよ (ON にせよ)。
6. 動力計の励磁調整器で励磁電流を増加させることによって電動機に負荷 (トルク) を加えることができる。励磁調整器を調整して負荷を加え、入力電流 I_1 が定格電流 6.2(A) となるようにセットせよ。
[注意] このとき急に負荷を大きくしないこと (電動機が停止する恐れがある)。万が一電動機が停止したときには、直ちにメインスイッチ (ELCB1) を切ること (OFF にせよ)。
7. 入力電圧 V_1 と入力電流 I_1 が定格 ($V_1 = 220(V)$, $I_1 = 6.2(A)$) の時の電動機供給電圧 $V_1(V)$, 入力電流 $I_1(A)$, 入力電力 $W_1(W)$, 力率 $\cos\theta(\%)$ と動力計のトルク $\tau(N\cdot m)$, 回転速度 $N(\min^{-1})$ を測定せよ。
8. 励磁調整器で励磁電流を調整して徐々に負荷を減じながら、各特性値 (V_1 , I_1 , W_1 , $\cos\theta$, τ , N) を上と同様に測定せよ。この時入力電流 $I_1(A)$ の範囲を 3.0-6.2(A) とし、この範囲を 15 点程度に分割して測定すること。もし、3.0(A) を下回っても測定できるなら測定を続けること。
[注意] 入力電圧 V_1 は常に定格電圧 220(V) 一定となるよう、測定前にチェックし、もし定格値からずれていたら、三相変圧器の出力を調整すること。
9. 動力計の定格運転時間は 30 分である。そのため負荷試験は 30 分以内に終わらせること。
10. 測定後は励磁調整器をゼロにセットし、励磁電源遮断器 (MCCB) を OFF にすること。その後、三相変圧器の出力を徐々にゼロにして電動機を停止すること。続いてメインスイッチ (ELCB1) を OFF にし、その後始動抵抗器を元の位置 (始動位置) に戻す。

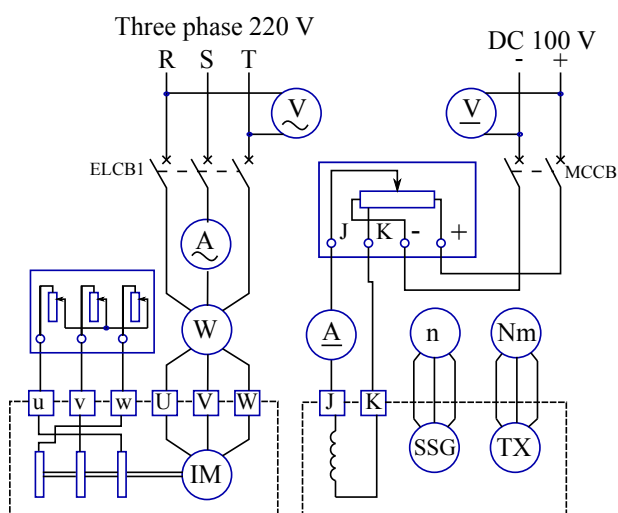


図 2.8 負荷試験回路.

参考文献

- [1] 尾本他:「電気機器工学 I」電気学会 (2008)p.182
- [2] 宮入他:「電気技術 IA」実教出版 (1992)p.129
- [3] 深見, 深澤:「電験 3 種これだけシリーズ 3 これだけ機械」電気書院 (2007)p.67
- [4] (株) 精工社製作所:「渦電流制動形動力計実験装置取扱説明書」(株) 精工社製作所

4. データ解析

1. 無負荷試験結果から, 損失と電圧の関係を表す曲線を作図せよ. このとき, 電圧を 0(V) まで延長して機械損 $W_m(W)$ を求めよ.
2. 無負荷試験から無負荷インピーダンス (抵抗分 R_0 , リアクタンス分 X_0) と鉄損抵抗 r_M を求めよ.
3. 拘束試験から等価インピーダンス (抵抗分 R_S , リアクタンス分 X_S) と運転時の回路定数 r'_2 と x_t を計算せよ.
4. 負荷試験結果に基づいて, 出力 W_2 に対する諸特性 ($W_1, \cos\theta, I_1, N, s, \tau, \eta$) のグラフ (負荷特性曲線) を描け.

注意 W_2 は次の式で求める。

$$W_2 = \frac{1.026}{9.8} \tau N(W) \quad (2.22)$$

5. 定格出力 $P_R(W)$ に対する特性を計算せよ.
6. 等価回路法で得られた $P_2(W)$ に対する緒特性 ($P_1, \cos\theta, I_1, N, s, \tau, \eta$) を負荷特性曲線上にプロットせよ.

4.1 考察事項

1. 負荷試験結果から, 本実験で使用した三相誘導電動機の出力と定格容量を比較検討せよ.
2. 等価回路法によって得られた緒特性と負荷特性曲線を比較検討せよ.

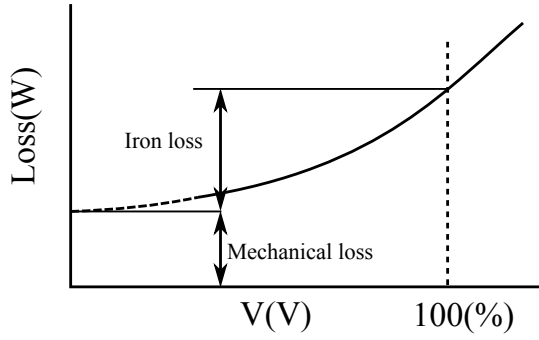


図 付 1 入力電圧 V_O (V) に対する機械損 (Mechanical loss) W_m (W) と鉄損 (Iron loss) W_i (W).

付録

付 1 機械損 W_m (W) の求め方 [4]

無負荷試験結果から、図 (付 1) に示す様に入力電圧 V_O (V) に対する電力 W_O (W) の図を作成する。このとき、電圧が 0(V) になるまで延長することで機械損 W_m (W) を求めることができる。

付 2 無負荷試験結果から無負荷インピーダンスと鉄損抵抗を求める方法 [4]

定格電圧 $V_O \simeq 220$ (V) を加えたときの一次電流 I_O (A)、入力電力 W_O (W) から次の計算を行うことで無負荷インピーダンス (抵抗分 R_O 、リアクタンス分 X_O) と鉄損抵抗 r_M を求めることができる。

$$g_0 = \frac{W_O - W_m}{V_O^2} \quad (\text{付 1})$$

$$b_0 = \frac{\sqrt{(\sqrt{3}V_O I_O)^2 - W_O^2}}{V_O^2} \quad (\text{付 2})$$

$$R_O = \frac{g_0}{g_0^2 + b_0^2} \quad (\text{付 3})$$

$$X_O = \frac{b_0}{g_0^2 + b_0^2} \quad (\text{付 4})$$

$$r_M = R_O - r_{1O} \quad (\text{付 5})$$

ここで、 $r_{1O} = r_1$ とすること。

付 3 拘束試験から等価インピーダンスと運転時の回路定数を求める方法 [4]

定格電流またはそれに近い一次電流 $I_S \simeq 6.2$ (A) とそのときの印加電圧 V_S 、入力電力 W_S を用いて、等価インピーダンス (抵抗分 R_S 、リアクタンス分 X_S) を求めることができる。計算では以下に示す式を用いること。

一相の等価インピーダンス

$$Z_S = \frac{V_S}{\sqrt{3}I_S} \quad (\text{付 6})$$

Z_S の抵抗分

$$R_S = \frac{W_S}{3I_S^2} \quad (\text{付 7})$$

$$(\text{付 8})$$

Z_S のリアクタンス分

$$X_S = \sqrt{Z_S^2 - R_S^2} \quad (\text{付 9})$$

$$(\text{付 10})$$

さらに運転時の回路定数 r_2' と x_t は以下の式を用いて求めることができる。

$$R_{2S} = R_S - r_{1S} \quad (\text{付 11})$$

$$g_{3S} = \frac{R_{2S}}{R_{2S}^2 + X_S^2} \quad (\text{付 12})$$

$$b_{3S} = \frac{X_S}{R_{2S}^2 + X_S^2} \quad (\text{付 13})$$

$$g_M = \frac{r_M}{r_M^2 + X_O^2} \quad (\text{付 14})$$

$$b_M = \frac{X_O}{r_M^2 + X_O^2} \quad (\text{付 15})$$

$$g_{2S} = g_{3S} - g_M \quad (\text{付 16})$$

$$b_{2S} = b_{3S} - b_M \quad (\text{付 17})$$

$$r_2' = k_R \cdot \frac{g_{2S}}{g_{2S}^2 + b_{2S}^2} \quad (\text{付 18})$$

$$x_t = \frac{b_{2S}}{g_{2S}^2 + b_{2S}^2} \quad (\text{付 19})$$

ここで、 $r_{1S} = r_1$ とし、さらに巻線の耐熱クラスは $k_R = 1.0$ とすること。

付 4 負荷試験結果に基づいて、出力 P_2 に対する諸特性 ($P_1, \cos\theta, I_1, N, s, \tau, \eta$) のグラフ (負荷特性曲線) を描く方法 [4]

負荷試験にから得られる結果は、一次電圧 V_1 (V)、一次電流 I_1 (A)、一次入力 P_1 (W)、力率 $\cos\theta$ (%)、回転数 N (rpm)、トルク τ (N·m) である。さらに負荷特性曲線を描くにはすべり s (%) と効率 η (%) が必要である。すべり s と効率 η は次の式で求めることができる。

$$s = \frac{N_S - N}{N_S} \times 100(\%) \quad (\text{付 20})$$

$$\eta = \frac{P_2}{P_1} \times 100(\%) \quad (\text{付 21})$$

ここで、 N_S は同期回転速度 (min^{-1}) である。周波数 $f = 60$ (Hz) で極対数 $p = 2$ の時の同期回転速度は次の様に求まる。

$$\begin{aligned} N_S &= \frac{60f}{p} \\ &= \frac{60 \times 60}{2} \\ &= 1800(\text{rpm}) \end{aligned} \quad (\text{付 22})$$

以上から P_2 に対する諸特性 ($P_1, \cos\theta, I_1, N, s, \tau, \eta$) をプロットすればよい。

付5 定格出力 P_R (W) に対する特性の算出方法 [4]

1. 任意の滑り s の算出

$$W_G = 0.005 \times P_R \quad (\text{付 23})$$

$$a = r_1^2 + x_t^2 + \frac{V_R^2 r_2'}{P_R + W_m + W_G} \quad (\text{付 24})$$

$$b = \frac{V_R^2 r_2'}{P_R + W_m + W_G} - 2r_1 r_2' \quad (\text{付 25})$$

$$c = r_2'^2 \quad (\text{付 26})$$

$$s = \frac{b - \sqrt{b^2 - 4ac}}{2a} \quad (\text{付 27})$$

- r_1 : 一次巻線一相の抵抗値 (Ω)
- x_t : 拘束試験の結果から得られる値
- P_R : 定格出力 1500(W)
- W_m : 無負荷試験時の機械損 (W)
- W_G : 漂遊負荷損 (W)
- V_R : 定格電圧 220(V)
- r_2' : 拘束試験の結果から得られる値

2. 特性の算定

$$g_2 = \frac{\frac{r_2'}{s}}{\left(\frac{r_2'}{s}\right)^2 + x_t^2} \quad (\text{付 28})$$

$$b_2 = \frac{x_t}{\left(\frac{r_2'}{s}\right)^2 + x_t^2} \quad (\text{付 29})$$

$$g_M = \frac{r_M}{r_M^2 + X_O^2} \quad (\text{付 30})$$

$$b_M = \frac{X_O}{r_M^2 + X_O^2} \quad (\text{付 31})$$

$$g_3 = g_M + g_2 \quad (\text{付 32})$$

$$b_3 = b_M + b_2 \quad (\text{付 33})$$

$$r_3 = \frac{g_3}{g_3^2 + b_3^2} \quad (\text{付 34})$$

$$x_3 = \frac{b_3}{g_3^2 + b_3^2} \quad (\text{付 35})$$

$$R = r_1 + r_3 \quad (\text{付 36})$$

$$X = x_3 \quad (\text{付 37})$$

$$Z = \sqrt{R^2 + X^2} \quad (\text{付 38})$$

$$V = \frac{V_R}{\sqrt{3}} \quad (\text{付 39})$$

$$I_1 = \frac{V}{Z} \quad (\text{付 40})$$

$$P_1 = 3I_1^2 R \quad (\text{付 41})$$

$$W_{C1} = 3I_1^2 r_1 \quad (\text{付 42})$$

$$I_t = I_1 \sqrt{\frac{g_2^2 + b_2^2}{g_3^2 + b_3^2}} \quad (\text{付 43})$$

$$W_{C2} = 3I_t^2 r_2' \quad (\text{付 44})$$

$$I_{gM} = I_1 \times \frac{g_M}{\sqrt{g_3^2 + b_3^2}} \quad (\text{付 45})$$

$$W_h = \frac{3I_{gM}^2}{g_M} \quad (\text{付 46})$$

$$W_t = W_{C1} + W_{C2} + W_G + W_h + W_m \quad (\text{付 47})$$

$$P_2 = P_1 - W_t(W) \quad (\text{付 48})$$

主要な記号の名称は次のとおりである。

- I_1 : 一次電流
- P_1 : 一次入力 (電動機入力)
- W_{C1} : 一次抵抗損
- W_{C2} : 二次抵抗損
- W_0 : 漂遊負荷損
- W_h : 鉄損
- W_t : 全損失
- P_2 : 電動機出力

ここで計算された出力 P_2 と定格出力 P_R との差は 0.1(%) 以下とすること。差が 0.1(%) 以下でない場合には、次のような方法で滑り s を変える。

$$s \times \frac{P_R}{P_2} \Rightarrow s \quad (\text{付 49})$$

そして再度同様な計算を繰り返す。ここで、差が 0.1(%) 以下になったら、次の式を用いて特性の算定を行う。

$$\eta = \frac{P_2}{P_1} \times 100(\%) \quad (\text{付 50})$$

$$\cos\theta = \frac{R}{Z} \times 100(\%) \quad (\text{付 51})$$

$$\tau = 9.549 \frac{P_2}{(1-s)N_S} (\text{N} \cdot \text{m}) \quad (\text{付 52})$$

$$N = (1-s)N_S \quad (\text{付 53})$$

ここで、 N_S は同期回転速度 (min^{-1}) で式 (付 22) ある。

付6 等価回路方で得られた P_2 (W) に対する緒特性 ($P_1, \cos\theta, I_1, N, s, \tau, \eta$) を負荷特性曲線にプロットする方法 [4]

等価回路法での緒特性はそれぞれ次の様に対応している。

P_2 : 式 (付 48)

P_1 : 式 (付 41)

$\cos\theta$: 式 (付 51)

I_1 : 式 (付 40)

N : 式 (付 53)

s : 式 (付 49)

τ : 式 (付 52)

η : 式 (付 50)

これらを P_2 に対して負荷特性曲線上にプロットすればよい。

3. 直流チョッパの基本回路と特性解析

1. 目的

直流チョッパの基本回路の1つである降圧チョッパの動作原理ならびにその特性を理解する。

2. 原理

2.1 直流チョッパ

直流チョッパは直流電圧を変圧する電力変換器であり、主に電子機器の電源回路に用いられている。直流チョッパでは、ある一定期間（スイッチング周期）ごとに半導体スイッチをオンオフさせることで出力電圧を調整している。

図 3.1 はスイッチング周期 T_s とスイッチのオン期間 T_{on} およびオフ期間 T_{off} の関係を示している。

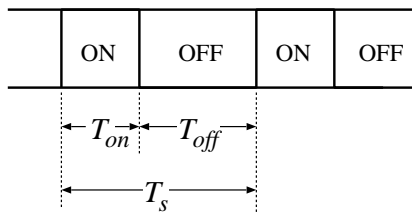


図 3.1 スwitchング周期とオン・オフ期間の関係

式 (3.1) で定義するスイッチング周期 T_s に対するオン期間 T_{on} の割合を通流率 α という [1]。

$$\alpha = \frac{T_{on}}{T_s} = \frac{T_{on}}{T_{on} + T_{off}} \quad (3.1)$$

$g(\alpha)$ を α のある関数とすると、直流チョッパの入力電圧 V_i とスイッチング周期 T_s における出力電圧の平均値 V_o の関係は次式で表現できる。

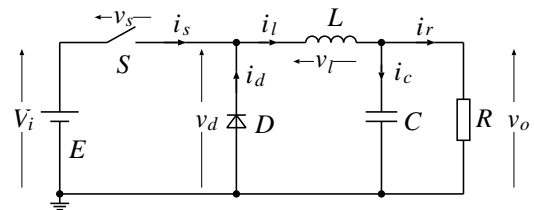
$$V_o = g(\alpha)V_i \quad (3.2)$$

式 (3.2) は、通流率 α を調整することで、入力電圧 V_i を任意の出力電圧 V_o に変換できることを意味している。直流チョッパには、出力を入力よりも低い電圧に変換する降圧チョッパ、高い電圧に変換する昇圧チョッパ、両者の機能を有する昇降圧チョッパがあり、 $g(\alpha)$ はこれらの回路方式により決まる。本実験では、降圧チョッパを取り扱う。

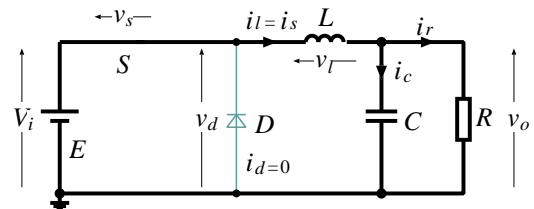
2.2 降圧チョッパ

図 3.2(a) は降圧チョッパの回路構成であり、 R は負荷抵抗である。スイッチオン期間の回路は図 3.2(b) のよう

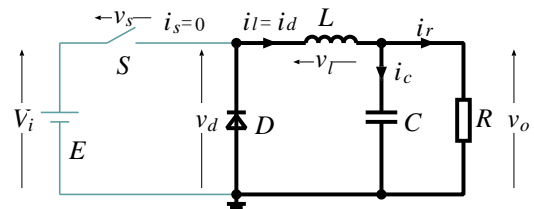
になり、 $E \rightarrow S \rightarrow L \rightarrow R$ (および C) の経路で電流が流れ、リアクトル L に電磁エネルギーが蓄積される。なお、リアクトル L では電流 i_l の増加を妨げる起電力 v_l が生じる。一方、スイッチオフ期間の回路は図 3.2(c) のようになる。この時、リアクトル L では電流 i_l の減少を妨げる起電力 v_l (図中の方向とは逆) が生じるので、 $L \rightarrow R$ (および C) $\rightarrow D$ の経路で引き続き電流が流れ、リアクトル L に蓄積されたエネルギーが放出される。



(a) 回路構成



(b) スイッチオン期間の電流経路



(c) スイッチオフ期間の電流経路

図 3.2 降圧チョッパ (電流経路を太線で示す)

いま、ダイオード D の端子電圧 v_d に着目すると、スイッチオン期間では $v_d = V_i$ 、スイッチオフ期間では $v_d = 0$ となるので¹、スイッチング周期 T_s における電圧 v_d の平均値 V_d は次式となる。

$$\begin{aligned} V_d &= \frac{1}{T_s} \int_0^{T_s} v_d dt \\ &= \frac{1}{T_s} \left(\int_0^{T_{on}} V_i dt + \int_{T_{on}}^{T_s} 0 dt \right) \\ &= \frac{T_{on}}{T_s} V_i \\ &= \alpha V_i \end{aligned} \quad (3.3)$$

¹実際のダイオードには電圧降下が生じるため厳密には零とはならないが、理想的に零として扱う。

また、スイッチング周期 T_s におけるリアクトル L の端子電圧 v_l の平均値 V_l は 0 となるので、ダイオード D の端子電圧 v_d と出力電圧 (負荷抵抗 R の端子電圧) v_o の平均値は等しくなる ($V_d = V_o$)。したがって、入力電圧 V_i と出力電圧の平均値 V_o の関係は次式となる。

$$V_o = \alpha V_i \quad (3.4)$$

ここで、 $0 \leq T_{on} \leq T_s$ であるから、 $0 \leq \alpha \leq 1$ となるので、 $0 \leq V_o \leq V_i$ となる。

2.3 定電圧制御 (出力電圧の安定化)

降圧チョップパの出力電圧 v_o は通流率 α を調整することにより変化させることができる。通流率 α をある一定値に設定した場合、入力電圧 V_i が一定であれば出力電圧の平均値 V_o は一定となる (安定する)。一方、入力電圧 V_i が変動すれば、出力電圧の平均値 V_o も変動する。入力電圧 V_i の変動に対して、出力電圧の平均値 V_o を一定に保つためには通流率 α を入力電圧 V_i の変動に応じて調整する必要がある。

図 3.3 は通流率 α を調整するためのフィードバック制御システムを有する降圧チョップパを示している [2]。図中において、 V_{ref} は出力電圧の目標値である。出力電圧の目標値 V_{ref} と実際値 V_o との誤差に応じて制御器により通流率 α を自動的に調整している。

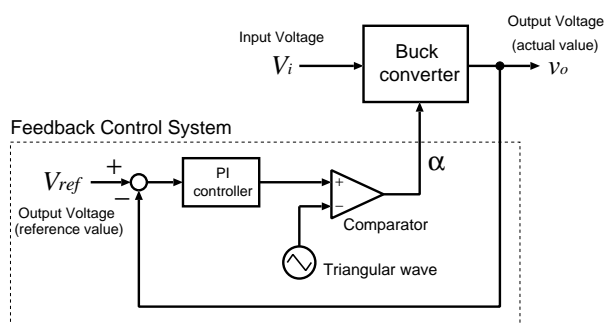


図 3.3 フィードバック制御システムを有する降圧チョップパ

3. 予習事項

降圧チョップパの動作原理に関して質問するので、原理を熟読しておくこと。

4. 実験

4.1 実験課題

- (1) 降圧チョップパの基本動作
- (2) コンデンサ除去時の動作
- (3) スwitchング周期変更時の動作

- (4) 降圧チョップパの静特性
- (5) 定電圧制御時の降圧チョップパの静特性
- (6) 降圧チョップパの試作と動作確認
- (7) 試作降圧チョップパの静特性と波形観測

4.2 実験方法

4.2.1 実験課題 (1)

1. 図 3.2(a) に示す降圧チョップパの回路を CAD ツールを用いて作図する。降圧チョップパの各種パラメータを表 3.1 に示す値に設定する。また、通流率 α を担当教員により指定された値に設定する。

表 3.1 シミュレーションで用いるパラメータ

リアクトル	L	1 mH
コンデンサ	C	10 μ F
負荷抵抗	R	10 Ω
電源電圧	E	10 V
スイッチング周期	T_s	0.1ms

2. シミュレーションを実行し、各部の電圧 (v_s , v_d , v_l , v_o) および電流 (i_s , i_d , i_l , i_r , i_c) の瞬時波形を出力する。なお、出力範囲は出力電圧 v_o が定常状態に達した後の 0.2ms 間 (スイッチング周期 T_s の 2 倍) とする。

4.2.2 実験課題 (2)

1. 図 3.2(a) において、コンデンサ C を開放除去する。通流率 α および出力範囲の設定は実験課題 (1) と同一とする。
2. シミュレーションを実行し、各部の電圧 (v_s , v_d , v_l , v_o) および電流 (i_s , i_d , i_l , i_r) の瞬時波形を出力する。

4.2.3 実験課題 (3)

1. 図 3.2(a) において、スイッチング周期 T_s を 0.2ms に変更する。通流率 α および出力範囲の設定は実験課題 (1) と同一とする。
2. シミュレーションを実行し、各部の電圧 (v_s , v_d , v_l , v_o) および電流 (i_s , i_d , i_l , i_r , i_c) の瞬時波形を出力する。

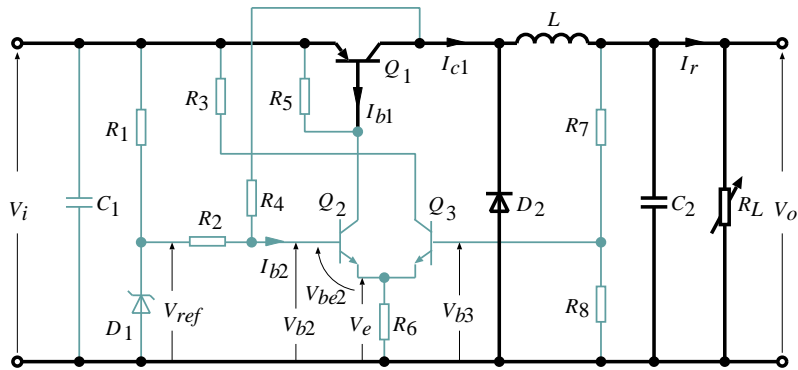


図 3.4 試作する降圧チョップの回路図 (基本回路部を太線で示す)

4.2.4 実験課題 (4)

- 図 3.2(a) において、入力電圧 V_i を 10~18V まで、2V ずつ増加させた場合の各入力電圧に対する出力電圧値 V_o を記録する。
[注意事項] スイッチング周期 T_s を 0.1ms にもどすことを忘れないこと。

表 3.2 図 3.4 の回路における各抵抗値

R_1	3.3k Ω	R_5	3.3k Ω
R_2	3.3k Ω	R_6	1.5k Ω
R_3	1.2k Ω	R_7	10 Ω
R_4	1.0M Ω	R_8	6.8k Ω

4.2.5 実験課題 (5)

- 図 3.3 に示すフィードバック制御システムを有する降圧チョップを CAD ツールを用いて作図する。ここで、出力電圧の目標値 V_{ref} は、実験課題 (1) で用いた通流率 α の 10 倍に設定する。
(例： $\alpha = 0.4$ の場合、 $V_{ref} = 0.4 \times 10 = 4V$)
- 1 で作図した回路に関して、入力電圧を 10~18V まで、2V ずつ変化させた場合の各入力電圧に対する出力電圧値 V_o を記録する。

表 3.3 E24 系列の抵抗値

1.0	1.1	1.2	1.3	1.5	1.6
1.8	2.0	2.2	2.4	2.7	3.0
3.3	3.6	3.9	4.3	4.7	5.1
5.6	6.2	6.8	7.5	8.2	9.1

これに 10^n 乗 (n は 0 以上の整数) した各種の抵抗値が E24 系列として用意されている。

4.2.6 実験課題 (6)

- 図 3.4 に示す定電圧制御システムを有する降圧チョップを試作する。なお、各抵抗値は表 3.2 のとおりである。
- 試作した回路において、入力電圧 V_i を 10V、負荷電流 I_r が 50mA になるように負荷抵抗 R_L を調整する。
- 2 で調整した負荷の状態、入力電圧 V_i を 10V から 18V まで 2V ずつ変化させた場合の各入力電圧に対するダイオード D_1 の端子電圧 V_{ref} をオシロスコープで、出力電圧 V_o を電圧計で、それぞれ測定する。
[注意事項] 出力電圧 V_o が大幅に変化する場合は、作製した回路に誤りがあるので、実験を中断し、回路を修正すること。

4.2.7 実験課題 (7)

- 実験課題 (6) の結果から、 V_{ref} の平均値を算出し、担当教員により指定された出力電圧 V_o が得られるような R_7 を式 (3.10) から求める。また、対応する抵抗を表 3.3 に示した E24 系列の抵抗値から選定する (データ解析 (3))。
- 抵抗 R_7 を 1 で選定した値に変更した回路において、入力電圧 V_i を 10V、負荷電流 I_r が 50mA になるように負荷抵抗 R_L を調整する。
- 入力電圧 V_i を 10V から 18V まで 2V ずつ変化させた場合の各入力電圧に対する出力電圧を電圧計で測定する。
- 入力電圧 V_i を 12V から 18V まで 2V ずつ変化させた場合の各入力電圧に対するダイオード D_2 の端子電圧をオシロスコープで観測し、オン期間 T_{on} 、オフ期間 T_{off} および電圧ピーク値 (グラウンドからの電位) を読み取る。

5. 入力電圧 12V において、出力側のコンデンサ C_2 を付けた場合と除去した場合の出力電圧 v_o の波形をオシロスコープで観測し、グラフ用紙に写しとる。

5. データ解析

- (1) 実験課題 (4) および (5) の結果から、入力電圧対出力電圧特性を作図せよ。
- (2) 実験課題 (4) および (5) の結果から、式 (3.4) より通流率 α を算出し、入力電圧対通流率特性を作図せよ。
- (3) 実験課題 (6) の結果から、 V_{ref} の平均値を算出し、指定された出力電圧 V_o が得られるような R_7 を式 (3.10) から求めよ。また、これに対応する適切な抵抗 R_7 を表 3.3 に示す E24 系列より選定せよ。
- (4) 実験課題 (7) の結果から、入力電圧対出力電圧特性を作図せよ。
- (5) 実験課題 (7) の結果を用いて、式 (3.4) および式 (3.1) より通流率 α を算出し、入力電圧対通流率特性を作図せよ。

6. 検討事項

- (1) 実験課題 (1) の結果から、各部の電圧・電流波形の挙動を動作原理に基づいて説明せよ。
- (2) 実験課題 (2) の結果と実験課題 (1) の結果を比較し、コンデンサ C を除去すると出力電圧 v_o の脈動が増加する理由を考えよ。
- (3) 実験課題 (3) の結果と実験課題 (1) の結果を比較し、スイッチング周期 T_s を大きくすると、電圧および電流波形の脈動が増加する理由を考えよ。
- (4) データ解析 (1) および (2) について考察せよ。
- (5) データ解析 (4) について考察せよ。
- (5) データ解析 (5) について考察せよ。

参考

試作する降圧チョッパの回路図を図 3.4 に示す。以下にこの回路の動作を説明する。

入力電圧 V_i を印加すると、ツェナーダイオード D_1 により基準電圧 V_{ref} が決まり、トランジスタ Q_2 に次式のベース電圧 V_{b2} が加わる。

$$V_{b2} = V_{ref} - I_{b2}R_2 \quad (3.5)$$

この時、 Q_2 がオンし、次式のエミッタ電圧 V_e が生じる。

$$V_e = V_{b2} - V_{be2} \quad (3.6)$$

また、 Q_2 がオンすることにより、 Q_1 のベース電流 I_{b1} が流れ、それに伴い、コレクタ電流 I_{c1} が流れ出す。ここで、 Q_1 のコレクタから Q_2 のベースへ R_4 を通して正帰還がかけられているので、 Q_2 のベース電圧が ΔV_{b2} だけ上昇する。 Q_2 のベース電圧の上昇により、 I_{b1} 、 I_{c1} がさらに増加し、 Q_1 は急峻に飽和する (オン状態になる)。このとき、 Q_1 のコレクタ電圧 V_{c1} は

$$V_{c1} = V_i - V_{ce1(sat)} \quad (3.7)$$

となる。ここで、 $V_{ce1(sat)}$ は飽和電圧である。

一方、 Q_1 のコレクタ電流 I_{c1} によって出力電圧 V_o が生じるが、これを R_7 と R_8 で分圧した

$$V_{b3} = \frac{R_8}{R_7 + R_8} V_o \quad (3.8)$$

はトランジスタ Q_3 のベース電圧であり、出力電圧 V_o が上昇して、

$$V_{b3} \geq V_{b2} + \Delta V_{b2} \quad (3.9)$$

となると、 Q_3 がオンし、 Q_2 および Q_1 がオフする。また、 R_4 を通して Q_2 のベースへ印加されていた ΔV_{b2} が消滅し、ベース電圧は V_{b2} だけになる。 Q_1 がオフすることにより、出力電圧 V_o も低下し、 $V_{b3} \leq V_{b2}$ になると、最初の状態にもどる。

以上の動作により、出力電圧は

$$V_o = \frac{R_7 + R_8}{R_8} V_{ref} \quad (3.10)$$

となる。ただし、 $V_{ref} \simeq V_{b2} + \Delta V_{b2}$ としている。

文献

- [1] 堀 孝正：「インターユニバーシティ パワーエレクトロニクス」，オーム社（1996 年）pp. 85-93
- [2] 引原，木村，千葉，大橋：「エース パワーエレクトロニクス」，朝倉書店（2000 年）pp. 52-64

4-1. デジタル基本回路

1. 目的

デジタル機器を構成する基本ゲートの機能や動作を確認し、基本ゲートの組合せによって、他の論理ゲートやフリップフロップ（Flip-Flop: FF）を構成する。また、基本ゲートを用いて、デコーダ/エンコーダ、比較回路等の機能ユニットや、半加算器、全加算器等の演算器を構成し、動作を確かめる。

2. 原理^[1]

2.1 基本論理ゲート

デジタル回路は、出力が入力のみによって決定される組合せ論理回路と、入力と回路の過去の状態によって出力が決定する順序回路に大別される。どちらも基本論理ゲートを要素として構成されるが、順序回路は帰還回路を持つ構成となる。

基本論理ゲートには、AND、OR、NOT、NAND、NORがあり、これらを組合せて論理機能が得られる回路を構成する。表 4.1 は、基本論理ゲートの記号（Military standard: MIL 記号）、論理式、真理値表を示す。

2.2 完全系

任意の論理記号は、{AND, NOT}や{OR, NOT}で完全

系をなす。つまり、AND と NOT のみで他の全ての論理機能（論理関数）が構成できる。特に、NAND や NOR は 1 種類の基本ゲートのみで完全系をなし、ポリベックと呼ばれる。

演算子として AND, OR, NOT の 3 種を用いると、論理関数を標準形（積和形、または和積形）として表現することが容易なため、論理設計の段階では、3 種のゲートを基本にすることが多い。

2.3 NAND ゲートによる AND, OR, NOT の構成

NAND ゲートはそれ 1 種類で完全形をなす。図 4.1 は、NAND ゲートを用いた NOT, AND, OR の構成を示す。図中の記号の意味を論理関数で表現すると、

$$(a) \quad Y = \overline{A \cdot A} = \overline{A}, \quad (4.1)$$

$$(b) \quad Y = \overline{\overline{A \cdot B}} = A \cdot B, \quad (4.2)$$

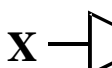
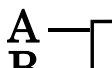
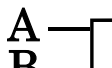
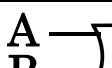
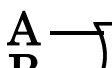
$$(c) \quad Y = \overline{\overline{A} \cdot \overline{B}} = \overline{\overline{A} + \overline{B}} = A + B, \quad (4.3)$$

となる。

2.4 フリップフロップ (Flip-Flop)

FF は、基本的に双安定マルチバイブレータであり、記憶あるいは遅延素子として用いられ、順序回路の基本構成回路の 1 つである。

表 4.1. 基本論理ゲート

回路名	シンボル (MIL 記号)	論理式	真理値表																											
NOT (インバータ: 論理否定)		$Y = \overline{X}$	<table><tr><th>入力 X</th><th>出力 Y</th></tr><tr><td>0</td><td>1</td></tr><tr><td>1</td><td>0</td></tr></table>		入力 X	出力 Y	0	1	1	0																				
入力 X	出力 Y																													
0	1																													
1	0																													
AND (論理積)		$X = A \cdot B$	<table><tr><th colspan="2">入力</th><th colspan="2">出力</th></tr><tr><th>A</th><th>B</th><th>X</th><th>Y</th></tr><tr><td>0</td><td>0</td><td>0</td><td>1</td></tr><tr><td>0</td><td>1</td><td>0</td><td>1</td></tr><tr><td>1</td><td>0</td><td>0</td><td>1</td></tr><tr><td>1</td><td>1</td><td>1</td><td>0</td></tr></table>				入力		出力		A	B	X	Y	0	0	0	1	0	1	0	1	1	0	0	1	1	1	1	0
入力		出力																												
A	B	X					Y																							
0	0	0					1																							
0	1	0	1																											
1	0	0	1																											
1	1	1	0																											
NAND (論理積否定)		$Y = \overline{A \cdot B}$																												
OR (論理和)		$X = A + B$																												
NOR (論理和否定)		$Y = \overline{A + B}$																												

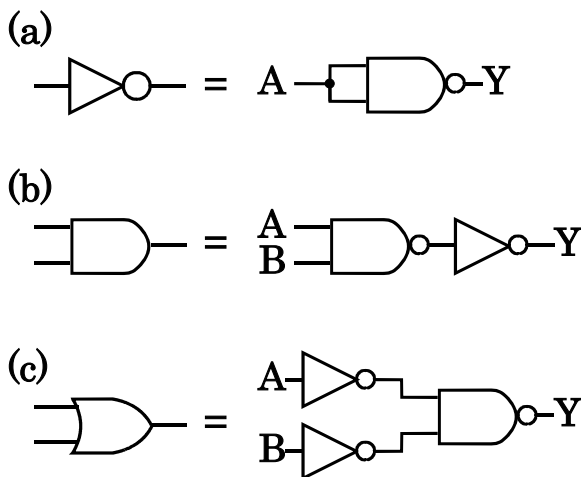


図 4.1. NAND による他の基本ゲートの構成:
(a) NOT, (b) AND, (c) OR

図 4.2 は, NAND ゲートを用いた Reset Set FF (RS-FF) の構成を示す。また, 表 4.2 は, RS-FF の真理値表を示す。NAND ゲートを図 4.2 のように接続することで RS-FF を構成できる。この回路は, 構成が簡単のため, スイッチングのチャタリング防止回路としても多用されている。

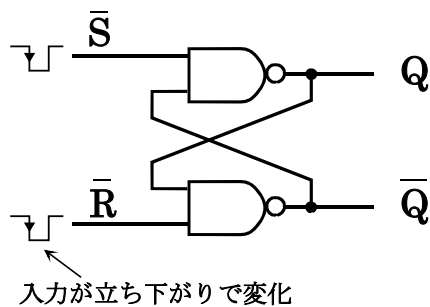


図 4.2. NAND による RS-FF 構成図

表 4.2. RS-FF 真理値表

\bar{R}	\bar{S}	Q_{n+1}
0	0	—
0	1	0
1	0	1
1	1	Q_n

図 4.2 で構成された RS-FF は, R または S の入力に変化するとほぼ同時に出力が変化しますが, それに, クロックパルス (C_p) 端子を取りつけることにより, C_p の入力があった時に出力を変化させることができます。図 4.3 は, C_p 端子付きの RS-FF の構成およびシンボルを, 表 4.3 は, その真理値表を示す。

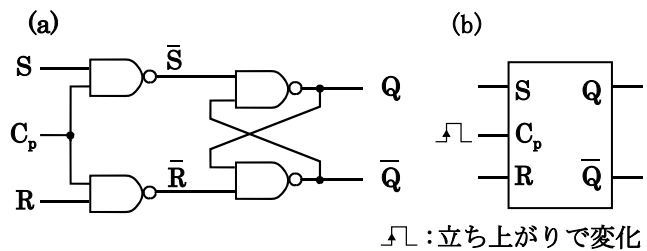


図 4.3. C_p 端子付 RS-FF: (a) 構成図, (b) シンボル

表 4.3. C_p 端子付 RS-FF 真理値表

R	S	Q_{n+1}
0	0	Q_n
0	1	1
1	0	0
1	1	—

C_p 端子付き RS-FF を 2 個接続してマスタースレーブ JK-FF を構成できる。図 4.4 は, マスタースレーブ JK-FF の構成とシンボルを, 表 4.4 は, その真理値表を示す。 C_p 端子付き RS-FF では, 入力 (R, S) = (1, 1) の時, 出力は未定義であったが, JK-FF では定義される。JK-FF を縦列接続すると, シフトレジスタを構成できる。

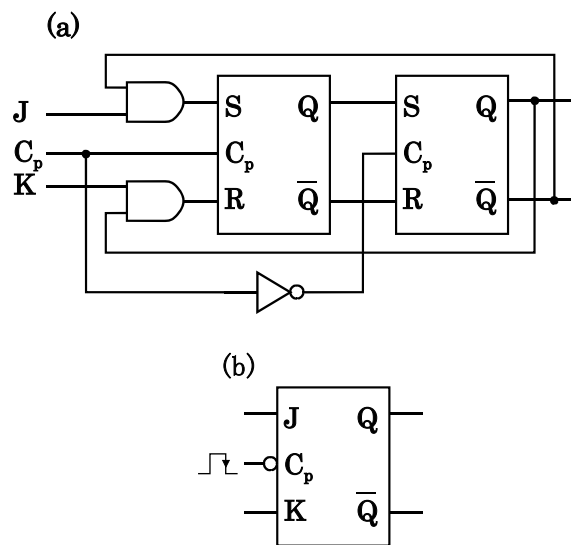


図 4.4 マスタースレーブ JK-FF: (a) 構成図, (b) シンボル

表 4.4. JK-FF 真理値表

J	K	Q_{n+1}
0	0	Q_n
0	1	0
1	0	1
1	1	\bar{Q}_n

2.5 エンコーダ／デコーダ

ある符号を他の符号に変換する回路を符号変換回路（エンコーダ／デコーダ）と呼ぶ。例えば、10進数を2進数に変換する場合、10進から2進に変える回路をエンコーダ、2進から10進に戻す回路をデコーダと呼ぶ。

2.6 一致, 不一致, 比較回路

一致回路は、2つの論理変数 A, B の値が一致（共に1または0）する時、出力が1となる回路である。不一致回路は、A, B の値が一致しない時出力が1となる回路である。また、比較回路は、2つの入力の大小を比較する回路である。表 4.5 は、一致, 不一致, 比較回路の真理値表を、式 (4.4) から (4.7) は、それぞれの回路の論理関数を示す。

表 4.5. 一致, 不一致, 比較回路真理値表

入 力		出 力			
A	B	Q	\bar{Q}	L	S
0	0	1	0	0	0
0	1	0	1	0	1
1	0	0	1	1	0
1	1	1	0	0	0

$$Q = A \cdot B + \bar{A} \cdot \bar{B} \quad (A=B: \text{一致}) \quad (4.4)$$

$$\bar{Q} = A \cdot \bar{B} + \bar{A} \cdot B \quad (A \neq B: \text{不一致}) \quad (4.5)$$

$$L = A \cdot \bar{B} \quad (A > B: \text{比較}) \quad (4.6)$$

$$S = \bar{A} \cdot B \quad (A < B: \text{比較}) \quad (4.7)$$

2進2桁の一致回路は、2桁の数を $(A^1A^0), (B^1B^0)$ で現した時、 $A^1=B^1, A^0=B^0$ が共に成り立つ時出力が1となる回路である。よって、図 4.5 に示す回路で構成される。

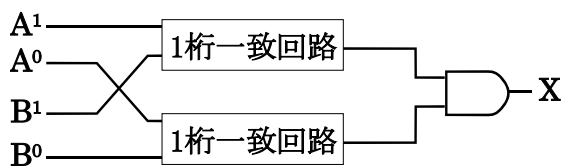


図 4.5. 2桁一致回路

2.7 半加算器, 全加算器

半加算器 (half adder) は、加数, 被加数の2入力に対して、和 (s), 桁上げ (c) の2出力を行う回路である。表 4.6 は、半加算器の真理値表を示す。また、和および桁上げの論理関数は、それぞれ、式 (4.8), (4.9) となる。

表 4.6. 半加算器真理値表

入 力		出 力	
A	B	S	C
0	0	0	0
0	1	1	0
1	0	1	0
1	1	0	1

$$f_s = A \cdot \bar{B} + \bar{A} \cdot B \quad (\text{和}) \quad (4.8)$$

$$f_c = A \cdot B \quad (\text{桁上げ}) \quad (4.9)$$

全加算器 (full adder) は、加数, 被加数, 下位からの桁上げの3入力に対して、和, 桁上げの2出力を行う。よって、和, 桁上げの論理関数は、それぞれ式 (4.10), (4.11) で現される。また、図 4.6 は、半加算器を用いた全加算器の構成を示す。

$$f_s = \bar{A}_n \cdot B_n \cdot \bar{C}_{n-1} + A_n \cdot \bar{B}_n \cdot \bar{C}_{n-1} + \bar{A}_n \cdot \bar{B}_n \cdot C_{n-1} + A_n \cdot B_n \cdot C_{n-1} \quad (4.10)$$

$$f_c = \bar{A}_n \cdot B_n \cdot C_{n-1} + A_n \cdot \bar{B}_n \cdot C_{n-1} + A_n \cdot B_n \cdot \bar{C}_{n-1} + A_n \cdot B_n \cdot C_{n-1} = A_n \cdot B_n + B_n \cdot C_{n-1} + A_n \cdot C_{n-1} \quad (4.11)$$

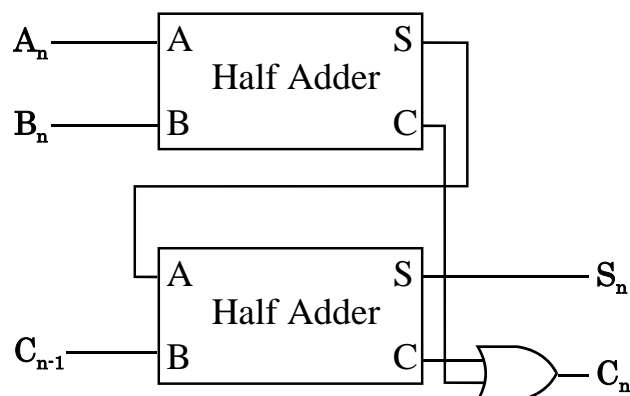


図 4.6. 全加算器構成図

3. 予習事項

実験 5 ～ 8 までの回路を構成すること。

4. 実験

4.1 実験課題

- (1) NAND 回路の動作確認
- (2) NAND 回路による、他の論理回路、RS-FF, JK-FF の構成
- (3) デコーダ, 一致, 不一致, 比較回路, 半加算器, 全加算器の構成

4.2 実験方法

[実験 1] NAND 回路の動作確認

TTL IC 74LS00 を用いて NAND 回路の動作確認を行う。

図 4.7 は、74LS00 のピン配置図を示す。

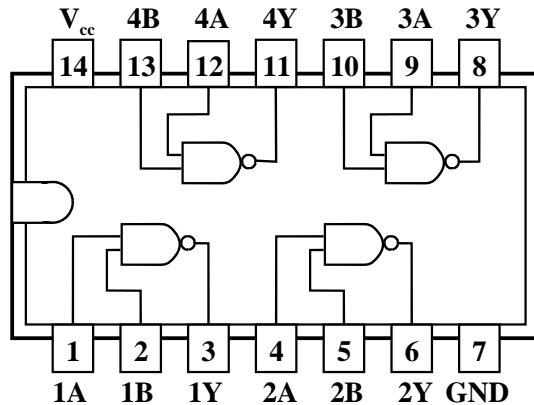


図 4.7. 74LS00 ピン配置図

1. 74LS00 IC の V_{cc} 端子を電源の正極（+端子）に、GND 端子を負極（-端子）に接続する。電源の電圧は 5V に設定する。
2. 4 個の中から 1 つの NAND 回路を選び、出力（Y）に、発光ダイオードを接続する（図 4.8）。

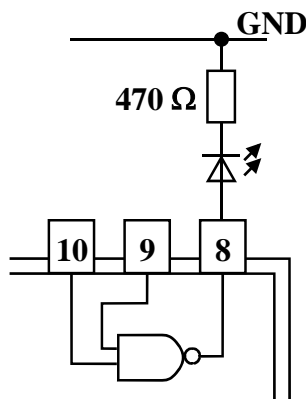


図 4.8. NAND 回路動作確認のための回路

3. 入力 A, B（図 4.8 ではそれぞれ 10 番, 9 番端子）に 0, または 1 の値を入力し、真理値表を作製せよ。ただし、0 を入力する際は端子を GND に接続し、1 を入力する際は、どこにも接続しない。

[実験 2] NAND 回路による NOT, AND, OR 回路の構成

74LS00 の NAND を用いて、NOT, AND, OR を構成し、動作確認をせよ。

[実験 3] RS-FF の動作確認

デジタルトレーナーの NAND 2 個を用いて RS-FF を作製し、その動作確認をする。図 4.9 は実験回路を示す。

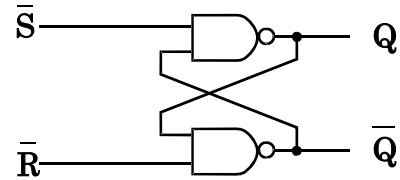


図 4.9. RS-FF 実験回路

1. \bar{R} , \bar{S} 両端子をスイッチに接続し、交互に 0 の入力を与え、真理値表を作製する。
2. $\bar{R}=0$, $\bar{S}=0$, $\bar{R}=0$ と交互に 0 の入力を与えると、 Q が $0 \rightarrow 1 \rightarrow 0$ と変化することを確認する。
3. デジタルオシロスコープを用いて、 \bar{R} , または \bar{S} 端子の入力と、出力 Q の電圧の変化を観察し、RS-FF がチャタリング防止になることを考察せよ。

[実験 4] JK-FF の動作確認

NAND 回路を用いて JK-FF を構成し、その性質を調べよ。その際、JK-FF の C_p 端子には、[実験 3] で構成した RS-FF の出力を接続すると、動作が安定する（[実験 3] 終了時に RS-FF を残しておくこと）。図 4.10 は、NAND による JK-FF の構成図を示す。

J, K と Q の全ての組み合わせに対して、 C_p の立ち上がり時、立ち下がり時の出力の変化を観測し、表 4.7 の真理値表を完成せよ。

[実験 5] デコーダの構成と動作確認

以下の要領で 2-bit 2 進符号 (natural-code) を 4-bit 1-of-4 符号 (1-hot-code) にデコードする回路を構成し、動作を確認せよ。

1. デコーダの真理値表を作製し、できるだけ簡単な論理関数を導く。
2. 論理関数より、回路を構成する。

[実験 6] 一致、不一致回路

表 4.5 の真理値表を参照し、1-bit の一致回路、不一致回路を構成し、動作を確認せよ。また、2-bit の一致回路を構成し、動作を確認せよ。

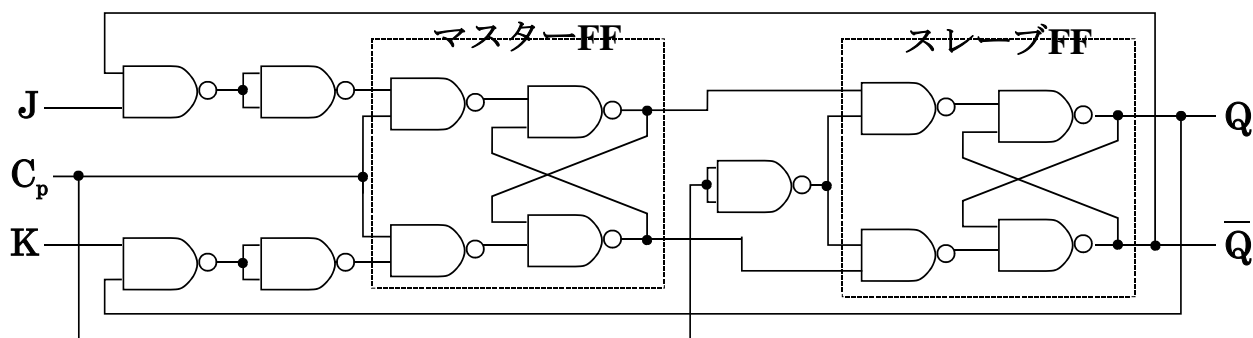


図 4.10. NAND による JK-FF 構成図

表 4.7. JK-FF 真理値表

J	K	Q_n	C_p	Q_{n+1}	\bar{Q}_{n+1}	Q_n	C_p	Q_{n+1}	\bar{Q}_{n+1}	まとめ Q_{n+1}
0	0	0	\uparrow			1	\uparrow			
0	1	0	\uparrow			1	\uparrow			
1	0	0	\uparrow			1	\uparrow			
1	1	0	\uparrow			1	\uparrow			

[実験 7] 半加算器, 全加算器の構成

式 (4.8), (4.9) を用いて半加算器を構成し, その動作確認をせよ。また, 図 4.6 を参考に, 構成した半加算器を用いて全加算器を構成し, 動作確認をせよ。

[実験 8 選択課題] 比較回路

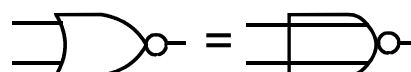
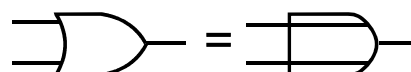
2-bit の 2 数 $A(A^1, A^0), B(B^1, B^0)$ で, $A > B$ となる真理値表を作製せよ。また, それより論理関数を導き, 回路を構成し, 動作確認をせよ。

5. データ解析

1. 各実験結果と共に, 必ず実験ごとに考察を書く
2. JK-FF の動作原理と特徴を, 図 4.10, 表 4.7 を用いて説明せよ。
3. 全加算器の論理式 (式 4.10, 4.11) を変形し, 図 4.6 が正しいことを証明せよ。

参考

OR, NOR の他の表記法



74LS00 IC への入力値 1 の入力

実験では, 1 を入力する際は, 素子を保護するためどこへも接続しなかったが, 通常は, $1\text{ k}\Omega$ 程度の抵抗を介して電源電圧に接続する。

参考文献

- [1] 藤井 信生著: デジタル電子回路, 昭晃堂 (1987).

4-2. 順序回路

1. 目的

シフトレジスタについて学習する。また、順序回路の応用としてカウンタ、並列加算回路を構成し、その動作を実験で確認して、原理を理解する。

2. 原理

2.1 シフトレジスタ回路

シフトレジスタ回路は、フリップフロップ (FF) をカスケードに接続した回路で、外部からシフトパルス（クロックパルス）を与えることにより、記憶している位置を、各 FF とも同様に 1-bit (1 桁) ずつ移動させることができる。この回路は、データ記憶の他、データの遅延、直列/並列・並列/直列変換等に広く利用されている。シフトレジスタを分類すると以下のようになる。

並列シフト…… 語 (WORD) 単位で同時に移動
直列シフト…… 語を構成する 1 ビット単位で移動

2.2 カウンタ

FF を n 個直列にすれば 2^n の計数回路となる。この直列接続方式は次の 2 種類に分類される。

同期式 : すべての FF が同一の C_p に同期してパルスを計数する方式

非同期式: C_p に関係なく前段の出力信号が、次段 FF の C_p 動作をする方式

2.3 並列加算回路

並列加算回路は、データを構成するビット数と同数の記憶素子（レジスタ）を持ち、各桁同時に演算処理を行う。そのため、桁数に相当した加算器を必要とする。従って、直列加算回路に比べて回路は複雑になるが、演算時間は短縮される。

3. 予習事項

図 4.15 非同期式 10 進カウンタを参考にして、任意の数の非同期式 n 進カウンタの回路を構成すること。なお、作製するカウンタは、学籍番号の下一桁の数字で、次のように決める。

1, 6 の者	11 進カウンタ
2, 7 の者	12 進カウンタ
3, 8 の者	13 進カウンタ
4, 9 の者	14 進カウンタ
5, 0 の者	15 進カウンタ

4. 実験

4.1 実験課題

以下の回路について実験を行う。

シフトレジスタ、並列/直列データ変換回路、直列/並列データ変換回路、カウンタ、並列加算器

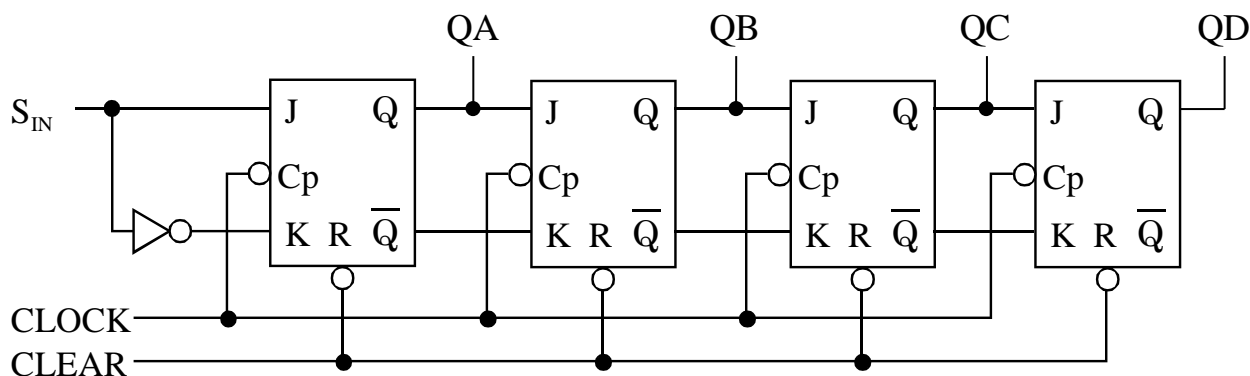
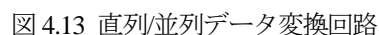


図 4.11 シフトレジスタ回路

[実験 1] シフトレジスタ回路

- ## [実験 2] 並列／直列データ変換

- 図 4.12 並列/直列データ変換回路



[実験 3] 直列並列データ変換

1. シフトレジスタ 2 個を用いて、図 4.13 のように接続する。
2. PROGRAM PANEL の操作は、実験 2 の項を参照すること。
3. [B]ダイヤルを“6”にセットし実験をおこなう。結果をタイムチャートに記録せよ。

[実験 4] 非同期式 2ⁿ進カウンタ回路

1. JK-FF 4 個用いて非同期式 2⁴進カウンタの動作実験を行う。図 4.14 のように FF の C_p 端子へ前段の FF の Q 出力を接続し、最前段の C_p 入力にクロックを加える。
2. 各 FF の J, K, S 端子は [LOGICAL 1] へ接続するか、または開放する。
3. 各 FF をクリアする。
4. カウンタ回路へクロックパルスを加え、各 FF の出力 QA ~ QD の状態をタイムチャートに記録せよ。
5. クロックパルスの“ネガティブ・エッジ”すなわち“1”→“0”の変換点で計数回路がカウントアップすることを確認せよ。
6. 出力 QA ~ QD を 10 進数の 1, 2, 4, 8 に対応させると、クロックパルスの数に等しいことを確かめよ。

7. FF を 1 個通過する毎に、1/2 に分周された出力が現れることをタイムチャートで確認せよ。また、16 クロック毎に初期状態に戻る 16 進カウンタであることを確かめよ。

[実験 5-1] 非同期式 n 進カウンタ回路-1

1. 図 4.15 に示すように 10 進カウンタを作製し、各 FF 及び論理ゲートの出力をタイムチャートにせよ。

[実験 5-2 選択課題] 非同期式 n 進カウンタ回路-2

1. 予習で構成したカウンタを作製し、各 FF 及び論理ゲートの出力をタイムチャートにせよ。

[実験 6] 並列加算回路

1. 図 4.16 のように回路を構成する。(3 方を点線で囲まれた範囲内を構成せよ)
2. 加数 A, 被加数 B に、それぞれ“2”“3”のデータをセットする。
3. [OPERATION] スイッチを [MANUAL] にして [RESET] ボタンを押し、SEQUENCE 1 (RESET) 状態にする。以下 [SHIFT] ボタンを押すたびに演算プログラムが遂行し SEQUENCE 4 で演算終了となり、結果は [ANS] ランプに表示される。各シーケンスに対する各 FF の出力、半加算器、および全加算器の入出力 (タイムチャート) を記録せよ。

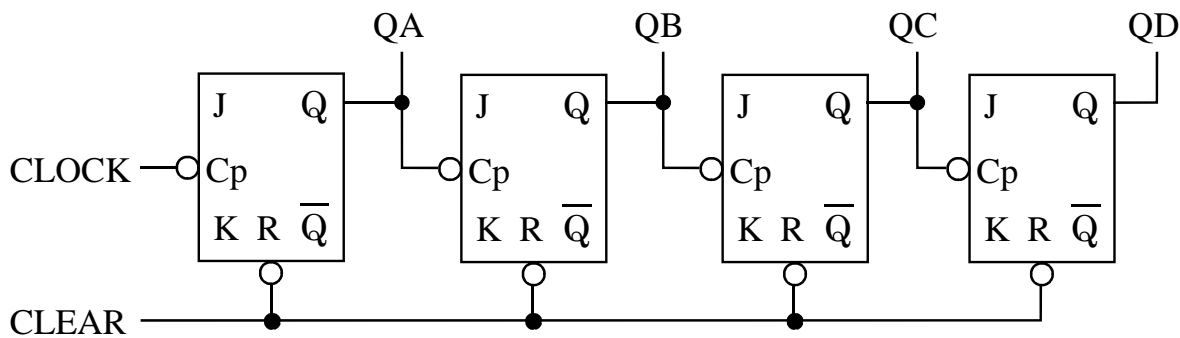


図 4.14 非同期式 16 進カウンタ回路

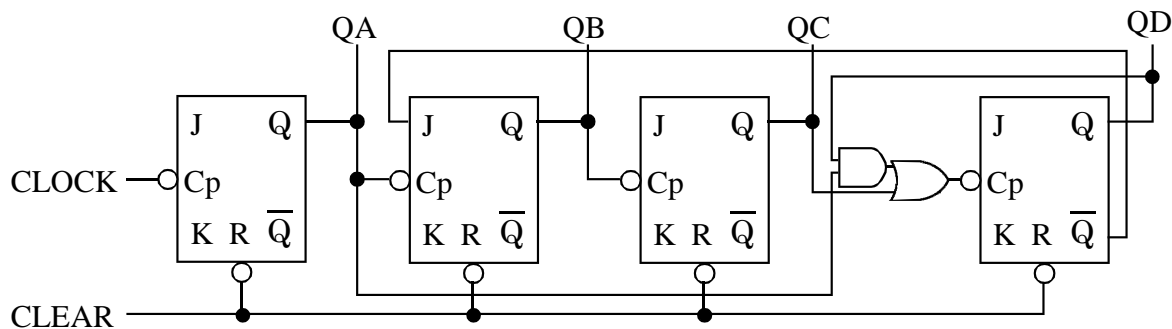


図 4.15 非同期式 10 進カウンタ回路

5. 薄膜の電気抵抗率測定

1. 目的

金属薄膜の作製ならびに電気抵抗率の温度依存性を測定することで、薄膜形成技術の基礎と電気材料の電気抵抗率およびその温度特性の測定法を学ぶ。

2. 原理

2.1 電気抵抗率測定法

2.1.1 二端子法

図 5.1 に示すように、試料に 2 個の電極とリード線を取り付け、それらに電流を流し両端の電圧を測定して抵抗を求める方法を二端子法という。この方法で測定された抵抗を二端子抵抗というが、この方法では、図 5.1 の等価回路で示すように試料の抵抗値 R_x の他に、リード線や電極と試料の接触抵抗など試料以外の抵抗値 R_{L1} , R_{L2} を加えた $R_x + R_{L1} + R_{L2}$ を測定することになる。 R_x が $R_{L1} + R_{L2}$ よりも十分に大きいときにはこれでよいが、そうでない場合には、測定値に大きな誤差が含まれる。したがって、金属など低抵抗率な材料や、電極と試料の接触抵抗が無視できないような場合、試料の抵抗値（抵抗率）をより正確に求めるためには、次に述べる四端子法を用いる。

2.1.2 四端子法

四端子法は、図 5.2 に示すように試料に 4 本のリード線を取り付けて測定する方法である。このようにすると、電流端子と電圧端子が分離され、電圧計の内部抵抗値が試料の抵抗値より十分大きければ、電圧端子の電流の出入りはほとんど無視できる。したがって、既知の電流を電流端子間に流して電圧端子間の電位差を測定すれば、4 本のリード線および電極と試料の接触抵抗等の抵抗値 R_{L1} , R_{L2} , R_{L3} , R_{L4} によらず正確に R_x を求めることができる。抵抗率 ρ は、測定した R_x を用いて次式で与えられる。

$$\rho = R_x \frac{S}{L} \quad (5.1)$$

ここで、 L は電圧端子間の距離、 S は電流が流れる試料の断面積である。

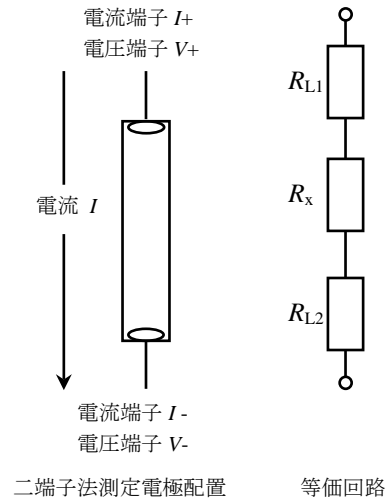


図 5.1 二端子法

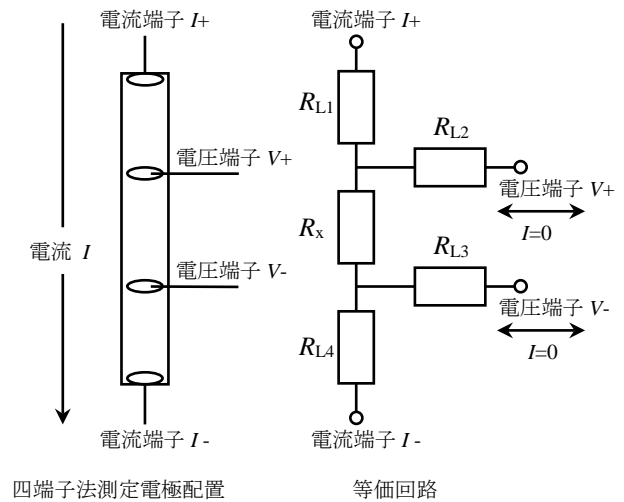


図 5.2 四端子法

2.2 電気抵抗率の温度依存性

金属中の電子は結晶格子の熱振動による散乱と格子欠陥による散乱を受ける。金属の抵抗はこれらの散乱があるために起こるもので、特に結晶格子の熱振動による散乱は温度によってその度合いが変わるため、金属の抵抗率は温度に依存する。一般的に、金属の電気抵抗率は、デバイ温度 θ_D 以上で次式のようにになる。

$$\rho = \rho_R + \alpha T \quad (5.2)$$

また、デバイ温度 θ_D より十分低い温度では、次式のようになる。

$$\rho = \rho_R + \beta T^5 \quad (5.3)$$

ここで ρ_R は残留抵抗率、 α 、 β は物質により決まる定数（温度係数）である。金属のデバイ温度は 170 K～400 K であり、室温付近では電気抵抗率の温度依存性は式(5.2)のようになり、温度に比例する。

2.3 真空蒸着法による薄膜の形成法

真空蒸着法は、図 5.3 に示すような装置を用い、真空中で薄膜を作ろうとする物質を加熱し蒸発させ、その蒸気を適当な面の上に付着させるものである。この方法は、真空中で行うため、大気中の気体分子などによる蒸着物質の散乱がないため平滑な膜が形成され、また、蒸着物質以外の残留気体分子からの不純物の混入が少ないなどの特長がある。

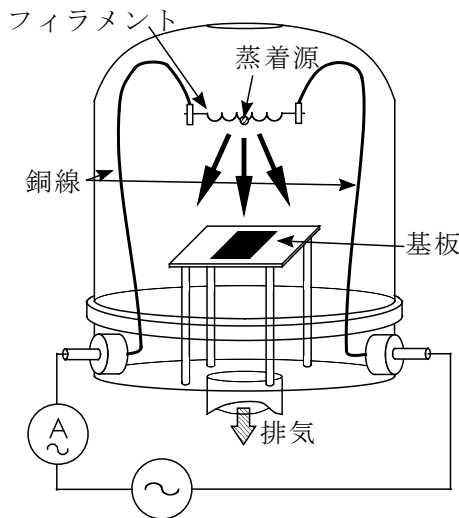


図 5.3 真空蒸着装置（抵抗加熱型）

2.3.1 残留気体の平均自由行程

蒸発源より蒸発した原子が残留気体と衝突することなく基板に入射するためには、平均自由行程が蒸発源、基板間の距離に比べて十分大きい必要がある。気体の平均自由行程 λ は、残留気体の単位体積中の分子数を n 、分子直径を σ として次式で与えられる。

$$\lambda = \frac{1}{\sqrt{2}n\pi\sigma^2} \quad (5.4)$$

分子数密度 n は、圧力 p 、温度を T 、ボルツマン定数を k として、状態方程式 $p=nkT$ から与えられるから、平均自由行程は圧力に反比例し、空気では 10^{-2} Pa で約 70 cm (10^{-4} Torr で約 50 cm) となる。基板と蒸発源間の距離は 10 cm の桁であるから、蒸発源より蒸発した分子が残留気体の分子と衝突することなく基板上に到達するためには、通常 10^{-4} Pa 以下の圧力下で行うことが必要である。

2.3.2 分子線強度と基板への入射頻度

蒸発分子（原子）のフラックス強度（個/ $\text{m}^2 \cdot \text{s}^{-1}$ ）と基板への入射頻度を求める。いま蒸発が等方的であって、点蒸発源と見なせる場合、蒸発源からの全蒸発分子数を毎秒 N として、立体角 $d\omega$ に蒸発する分子数は

$$dN = N \frac{d\omega}{4\pi} \quad (5.5)$$

で与えられる。したがって、点蒸発源から r 離れた点で蒸発分子の方向と法線が ϕ 傾いた面への入射頻度は

$$n = \frac{N \cos \phi}{4\pi r^2} \quad (5.6)$$

となる。また、質量 M 、密度 m の物質を点蒸発源から蒸着し、すべてが基板に付着したとすると、蒸着源真上の膜厚 t は

$$t = \frac{M}{4\pi m r^2} \quad (5.7)$$

となる。この式より、所望の厚さの膜を形成するためには、どの程度の量が必要か求めることができる。

3. 予習事項

1. 実際に二端子法および四端子法で抵抗測定を行うときの回路について、図 5.1, 5.2 を参考にしておいて考えること。
2. 金薄膜の作製において、薄膜の厚さを 100, 200, 300 nm としたときの金の重量 M を式 (5.7) より計算せよ（密度 m は各自で調べよ。また蒸着源—基板間距離 r は 2 cm とする）。

4. 実験

4.1 実験課題

4.1.1 銅線の電気抵抗率測定

室温において二端子法および四端子法で銅線の抵抗値を測定し、電気抵抗率を算出せよ。

4.1.2 金薄膜の作製

抵抗加熱真空蒸着法によりガラス基板上に金薄膜を所望の厚さで作製せよ。

4.1.3 金薄膜の抵抗率の温度特性測定

作製した金薄膜の電気抵抗率の温度依存性を測定せよ。

4.2 実験方法

4.2.1 二端子法および四端子法による銅線の直流電気抵抗測定

銅線（直径 0.1 mm）に対して二端子法および四端子法により、直流電流 0 mA－30 mA の範囲で抵抗を測定する。また、印加電圧の極性を反転させ同様な測定を行う。

4.2.2 金薄膜の作製

抵抗加熱真空蒸着法よりガラス基板上に金薄膜（2 mm×10 mm）を作製する。目的の厚さ（100, 200 または 300 nm）の金薄膜を作製するための金の重量は、式（5.7）より各自計算して設定する。但し、蒸着源－基板間距離 r は 2 cm とする。

真空装置の取扱については、担当教員の指示に従うこと。

4.2.3 金薄膜の抵抗の温度依存性測定

4.2.2 で作製した金薄膜について四端子法により抵抗を測定し、その温度依存性を室温から 75 °C の範囲で測定する。

印加電圧は上記の実験結果を参考にして決定すること。

5. データ解析

1. 4.2.1 の実験結果から、二端子法および四端子法で測定した銅線の電気抵抗率を算出し、両者の結果を比較検討せよ。

2. 4.2.3 の実験結果から、作製した金薄膜の抵抗の温度係数を求め、文献値と比較検討せよ。

3. 4.2.3 の実験結果と金の室温での電気抵抗率の文献値から、作製した金薄膜の厚さを算出し、実際の厚さと比較検討せよ。

6. 調査事項

抵抗加熱真空蒸着法以外の薄膜作製法を 2 つ以上挙げよ。

参考文献

- [1]青木:「電子物性工学」, コロナ社(1995) pp.201-206.
- [2]麻蒔:「薄膜作成の基礎」, 日刊工業新聞社 (1996) pp.166-173.
- [3]志村:「初歩から学ぶ真空技術」, 工業調査会 (1999) pp.15-24.

6. アクティブフィルタ

1. 目的

演算増幅器の使い方を理解し、またアクティブフィルタの設計法や特性解析について学ぶ。

2. 原理

2.1 理想的な演算増幅器

理想的な演算増幅器（オペアンプ、OP アンプ）は、ゲイン無限大、入力インピーダンス無限大、出力インピーダンス零という特徴を持つ、2 入力 1 出力の増幅器である。演算増幅器は図 6.1 のような図記号で書き表される。

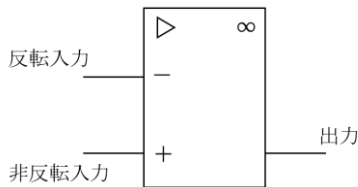


図 6.1 演算増幅器

2 本ある入力のうち一方を反転入力、もう一方を非反転入力という。反転入力端子に印加された電圧を V_i 、非反転入力端子に印加された電圧を V_n 、出力を V_o 、差動増幅ゲインを G とすると、理想的な演算増幅器の入出力特性は、

$$V_o = G(V_n - V_o) \quad G: \text{無限大} \quad (6.1)$$

と表すことができる。

2.2 反転増幅器

演算増幅器を使って図 6.2 の様な回路を構成してみよう。ただし、 V_i を入力電圧、 V_2 を出力電圧とする。この回路はどのようにはたらくだろうか？

演算増幅器の入力インピーダンスは無限大だから、抵抗 R_1 を流れる電流 i はすべて抵抗 R_2 に向かう。そこで、入力端子の電圧を V_i 、出力端子の電圧を V_2 、反転入力端子の電圧を V_i とすると、

$$i = \frac{V_i - V_i}{R_1} = \frac{V_i - V_2}{R_2} \quad (6.2)$$

という関係が成り立つ。

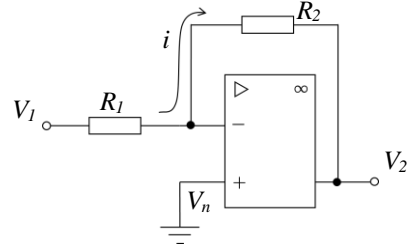


図 6.2 反転増幅器

また、式(6.1)から、

$$V_i = -\frac{1}{G} V_2 \quad (6.3)$$

となる。式(6.3)を式(6.2)に代入して整理すると

$$V_2 = -\frac{R_2}{R_1 + \frac{R_1 + R_2}{G}} V_i \quad (6.4)$$

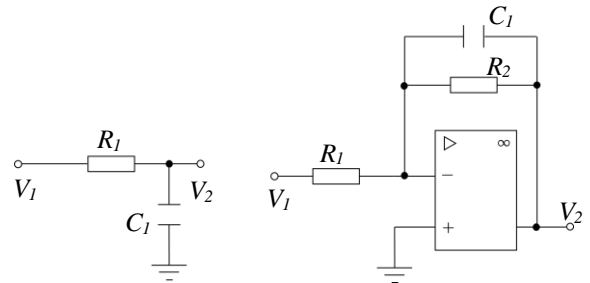
となるが、ここで G が無限大であることに注意すると、 $(R_1 + R_2)/G$ の項を消去することができ、結果として、

$$V_2 = -\frac{R_2}{R_1} V_i \quad (6.5)$$

という入出力関係の式が得られる。すなわち、この回路は入力電圧を $-R_2/R_1$ 倍する増幅器としてはたらく。

2.3 低域通過フィルタ

図 6.3 に 1 次の低域通過フィルタを示す。ただし、 V_i を入力電圧、 V_2 を出力電圧とする。図 6.3(a)は受動フィルタ、図 6.3(b)はアクティブフィルタである。



(a) 受動フィルタ

(b) アクティブフィルタ

図 6.3 低域通過フィルタ(1 次)

図 6.3(a)のフィルタの周波数特性は式(6.6)のようになる。

$$V_2 = \frac{\frac{1}{R_1 C_1}}{2\pi jf + \frac{1}{R_1 C_1}} V_1 \quad (6.6)$$

これに対し、図 6.3(b)のフィルタの周波数特性は式(6.7)によって与えられる。

$$V_2 = -\frac{R_2}{R_1} \frac{\frac{1}{R_2 C_1}}{2\pi jf + \frac{1}{R_2 C_1}} V_1 \quad (6.7)$$

図 6.3(b)のフィルタの振幅は周波数 $1/(2\pi R_2 C_1)$ Hz の点において 3dB 減衰する。この周波数のことを遮断周波数と呼ぶ*。

2.4 高域通過フィルタ

図 6.4 に 1 次の高域通過フィルタを示す。ただし、 V_1 を入力電圧、 V_2 を出力電圧とする。図 6.4(a)は受動フィルタ、図 6.4(b)はアクティブフィルタである。

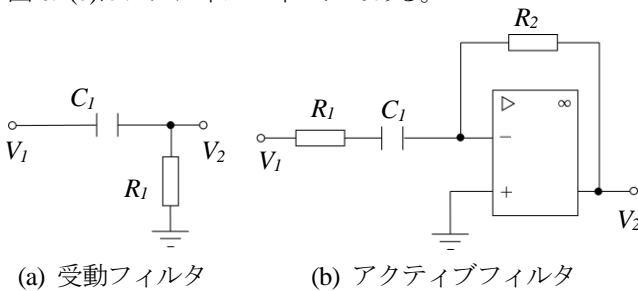


図 6.4 高域通過フィルタ(1 次)

図 6.4(a)のフィルタの周波数特性は式(6.8)のようになる。

$$V_2 = \frac{2\pi jf}{2\pi jf + \frac{1}{R_1 C_1}} V_1 \quad (6.8)$$

これに対し、図 6.4(b)のフィルタの周波数特性は式(6.9)によって与えられる。

$$V_2 = -\frac{R_2}{R_1} \frac{2\pi jf}{2\pi jf + \frac{1}{R_2 C_1}} V_1 \quad (6.9)$$

図 6.4(b)のフィルタでも、周波数 $1/(2\pi R_2 C_1)$ Hz のことを遮断周波数と呼ぶ。

2.5 現実の演算増幅器

現実の演算増幅器はトランジスタなどを組み合わせた回路によって構成される。理想的な演算増幅器と異なり、現実の演算増幅器のゲインは無限大ではないので、周波数が高くなるにしたがって演算増幅器を用いた回路の特

*遮断周波数という言葉はこれとは別の意味でつかわれることもある

性は理想的なものからずれてくる。また、現実の演算増幅器は駆動電圧以上の電圧を出力することはできない。

3. 予習課題

原理をレポート用紙 1 ページにまとめよ。まとめた原理はレポートの原理にそのまま使用すること。

4. 実験

4.1 実験課題

課題 1 与えられたコンデンサ、半固定抵抗、演算増幅器およびブレッドボードを用いて担当者から指示された遮断周波数を持つ低域通過フィルタを作成し、特性を測定せよ。

課題 2 上記と同様の材料を用いて、担当者から指示された遮断周波数を持つ高域通過フィルタを作成し、特性を測定せよ。

4.2 実験方法

実験の方法は、低域通過フィルタ、高域通過フィルタとも共通である。

4.2.1 回路の構成

1. 担当者からコンデンサと半固定抵抗が渡されるので、指示された遮断周波数が得られるように半固定抵抗を調整する。
2. ブレッドボード上にコンデンサ、抵抗、演算増幅器を配置し、正しく結線する。この実験で使う演算増幅器は NJM4558 という IC に内蔵されている。この IC のピン配置は図 6.5 に示す通りである。実験では内蔵されている 2 個の演算増幅器のうち片側しか使わない。使わない側の反転入力と非反転入力は両方とも接地しておく。
3. 直流電源のスイッチを切る。
4. 演算増幅器に直流+12V、-12V およびグランド線を正しく結線する。このとき電源を短絡しないよう注意する。
5. 直流電源のスイッチを入れる。

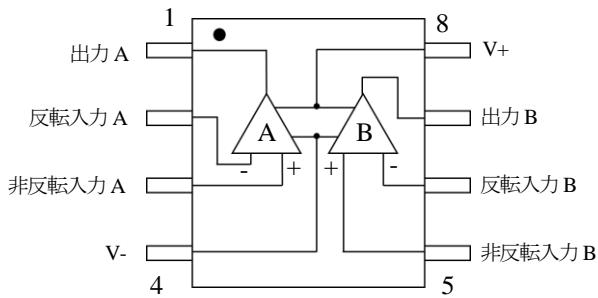


図 6.5 演算増幅器のピン配置

4.2.2 測定

1. オシロスコープのプロブを校正する。
2. 完成したフィルタの入力側に発振器を接続する。
3. 入力電圧が 0.5V になるように発振器の出力を調整する。
4. フィルタの入力端子をオシロスコープのチャンネル1に、出力端子をオシロスコープのチャンネル2に接続する。
5. 周波数を変えながら、各周波数におけるフィルタのゲイン特性と位相特性を観測する。オシロスコープを用いた位相の測定法を図 6.6 に示す。図 6.6 において、観測している正弦波の周期が T であるとき、位相角 θ (ラジアン) は、

$$\theta = 2\pi \frac{\Delta T}{T} \quad (6.10)$$

によって求められる。ただし、位相角が 2π 以上進んでいる場合には注意を要する。

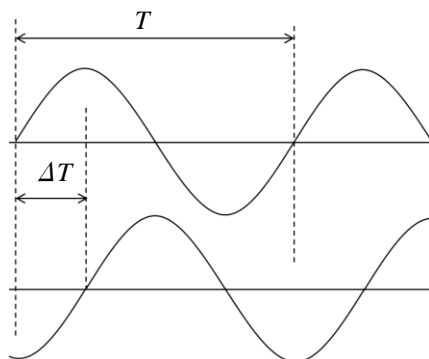


図 6.6 オシロスコープによる位相測定

5. データ解析

1. 使用した抵抗、コンデンサの値から、作成したフィルタの減衰率の理論値を計算し、測定値と比較せよ。
2. 測定されたフィルタの特性は設計値からある程度ずれるのがふつうである。遮断周波数での減衰率を用いて、使用した抵抗、コンデンサの誤差を見積もれ。
3. 現実の演算増幅器のゲインは無限大ではないので、周波数が高くなるにしたがってフィルタの特性は劣化してゆく。特性の劣化が始まる周波数がどのあたりにあるかについて測定値に基づいて検討せよ。

参考文献

- [1] 岩室他：アクティブフィルタの設計，トランジスタ技術 SPECIAL, No.44, pp.15-64(1994)
- [2] 藤井：「アナログ電子回路」，昭晃堂(1984)
- [3] 岡村：「定本 OP アンプ回路の設計」，第 15 版，CQ 出版(1999)

7. 発振回路

1. 目的

正弦波発振回路を作製し、発振器の動作原理および特性を理解する。

2. 原理

2.1 発振

外部入力信号なしに特定の周波数の波形を定常的に発生することを発振という。まず発振器の動作原理を理解するために、図 7.1 の回路について考えよう。この回路は、増幅回路とその帰還（フィードバック）回路から構成されている。帰還回路は増幅器の出力を増幅の入力にもどす働きをしている。ここで、増幅回路の電圧利得を A 、帰還回路の電圧帰還率を H としよう。つまり、増幅器の入力電圧 V_1 と出力電圧 V_2 の間には、

$$V_2 = AV_1 \quad (7.1)$$

$$V_1' = HV_2 = HAV_1 \quad (7.2)$$

の関係が成り立つ。一般に A や H は複素数であり、 HA も複素数となる。ここで、上式において HA が実数となり、

$$HA > 1 \quad (7.3)$$

の条件を満たすとすれば、

$$V_1' > V_1 \quad (7.4)$$

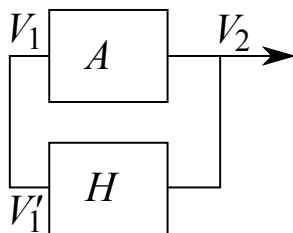


図 7.1 帰還発振回路のブロック図

となる。すなわち V_1 は 1 回の帰還によって増幅される。 HA は複素数であるにもかかわらず、先に「 HA が実数となり」と書いたのは、 V_1 と V_1' との間の位相差が 0 になるという意味である。すなわち、 V_1 に含まれる多くの周波数成分のうち 1 回の帰還によって位相差が 0 となる特定の (1 つの) 周波数成分のみが増幅を増すことができる。これが発振である。以上のことから、式 (7.3) は発振成長条件と呼ばれる。式 (7.3) を実数部 (Re) と虚数部 (Im) とに分けると、次の条件式が得られる。

$$\text{Im}(AH) = 0 \quad (7.5)$$

$$\text{Re}(AH) > 1 \quad (7.6)$$

ここで、式 (7.5) は周波数条件となり、式 (7.6) は振幅条件となっている。これらの発振条件を満足して、ある特定の周波数成分が増大してゆくことになる。次に、 V_1 や V_2 の振幅は無限に大きくなっていくのか、という疑問が生ずる。結論はそうはならないので安心していただきたい。テレビやオーディオプレーヤー等の音量をある一定量以上にすることが出来ないのと同様に、増幅器の出力はある電圧値で頭打ちとなり無限に大きくはならない。すなわち実効的に A が減少し、

$$HA = 1 \quad (7.7)$$

となるところで発振が持続することになる。式 (7.7) を発振持続条件という。

2.2 RC 発振回路

帰還回路が抵抗 R とコンデンサ C から構成される発振回路を RC 発振回路という。RC 発振回路の例を図 7.2 に示す。RC 回路によって、入力波形と出力波形との間に位相差が生じ、その位相差は R と C の大きさによって変化することは、すでに「回路理論」で学習して

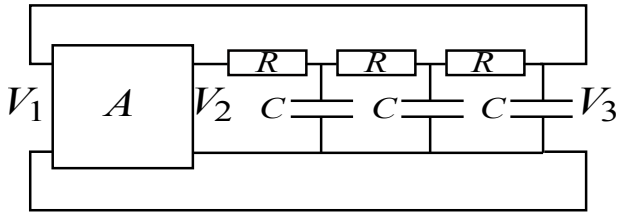


図 7.2 RC 発振回路

いることと思う。RC 回路を 3 段接続すると、ある周波数成分に対して 180° の位相差 (入出力の波形が反転している) を与えることができる。つまり、増幅回路に反転増幅回路を用いることで、全体として位相差が 0 で帰還が行われ、発振するのである。

このとき、 V_2 と V_3 の関係は

$$H = \frac{V_3}{V_2} = \frac{1}{\{1 - 5(\omega CR)^2\} + j\omega CR\{6 - (\omega CR)^2\}} \quad (7.8)$$

であるから、式 (7.5) および (7.6) の条件を用いて、図 7.2 の回路の発振条件は次式のようにになる。

(i) 周波数条件 (式 (7.8) において $6 - (\omega CR)^2 = 0$ より)

$$\omega = 2\pi f_o = \frac{\sqrt{6}}{CR}, \quad f_o = \frac{\sqrt{6}}{2\pi CR} \quad (7.9)$$

(ii) 発振条件 (式 (7.8)(7.9) より $H = -\frac{1}{29}$ 、さらに式 (7.3) より)

$$-A > 29 \quad (7.10)$$

ここで式 (7.10) の左辺にある負号は、増幅回路が反転増幅回路であることを示している。

2.3 演算増幅器を用いた増幅回路

2.3.1 演算増幅器

演算増幅器の回路図記号を図 7.3 に示す。演算増幅器には 3 つの端子 (反転入力端子、非反転入力端子と出力端子) があり、その基本的な動作は次のとおりである。反転入力端子に

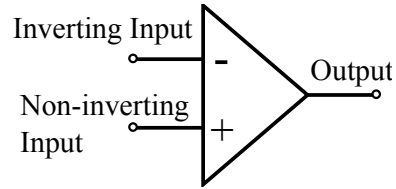


図 7.3 演算増幅器の記号と端子の名前。入力には反転入力端子 (Inverting Input) と非反転入力端子 (Non-inverting Input) があり、出力は一つの出力端子 (Output) だけである。

V_- 、非反転入力端子に V_+ の電圧が印加されたとき、出力端子には

$$V_o = G(V_+ - V_-) \quad (7.11)$$

の電圧が出力される。このとき演算増幅器の増幅率 G は $60 \sim 150$ dB (つまり $10^3 \sim 3 \times 10^7$ 倍) と非常に大きい。また、反転入力端子と非反転入力端子の間の抵抗 (入力インピーダンス) は、 $10^5 \sim 10^{12} \Omega$ と非常に大きな値を持っている。理想的な演算増幅器では、 G と入力インピーダンスはともに無限大とされている。

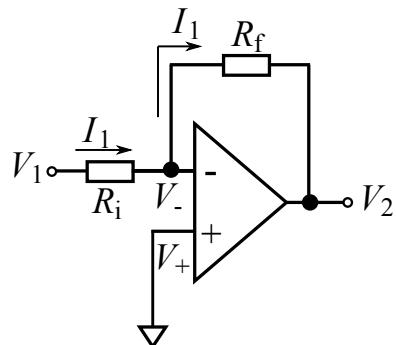


図 7.4 反転増幅回路

2.3.2 反転増幅回路

演算増幅器を用いた反転増幅回路は、図 7.4 に示す回路で構成される。演算増幅器の入力インピーダンスは非常に大きいので、非反転入力端子に流れこむ電流は無視できる。そのため、 R_i 、 R_f の両抵抗に流れる電流は、ともに I_1 となる。そのため、出力端子の電圧は (I_1 の向きに注意して)

$$V_2 = V_1 - (R_i + R_f)I_1 \quad (7.12)$$

$$V_- = V_1 - R_i I_1 \quad (7.13)$$

$$V_+ = 0 \quad (7.14)$$

となる。一方、演算増幅器の反転入力端子と非反転入力端子の電圧差 $V_+ - V_-$ は、演算増幅器によって増幅されるので、式 (7.13)(7.14) を用いて

$$V_2 = G(V_+ - V_-) \quad (7.15)$$

$$= G(-V_1 + R_i I_1) \quad (7.16)$$

の関係が成り立つ。式 (7.12)、(7.16) を用いて I_1 を消去・整理すると

$$V_2 = \frac{-R_f}{R_i + \frac{R_i + R_f}{G}} V_1 \quad (7.17)$$

が得られる。ここで G が十分に大きく $G \rightarrow \infty$ のとき

$$V_2 = -\frac{R_f}{R_i} V_1 \quad (7.18)$$

となる。すなわち、この回路の増幅度 A は、回路中の抵抗値のみによって決定され、次式で表される。

$$A = \frac{V_2}{V_1} = -\frac{R_f}{R_i} \quad (7.19)$$

ここで、符号は入出力信号が反転する(位相が 180° ずれる)ことを示している。なお、このときの入力インピーダンスは、ほぼ R_i である [2]。

2.3.3 非反転増幅回路

図 7.5 の様な回路は非反転増幅回路と呼ばれる。この回路の増幅率は、先の反転増幅回路の場合と同様に計算でき、

$$A = \frac{V_2}{V_1} = 1 + \frac{R_f}{R_i} \quad (7.20)$$

となる。この場合の入出力の位相差は 0 となり、かつ入力インピーダンスが非常に高い増幅器ができる。

さらに、図 7.6 の様に接続すると、この回路の増幅度は $A = 1$ であり、かつ入力インピーダンスが非常に高い、いわゆるバッファ回路が構成できる。なお、同図中 R_f は 0Ω としてもよい。

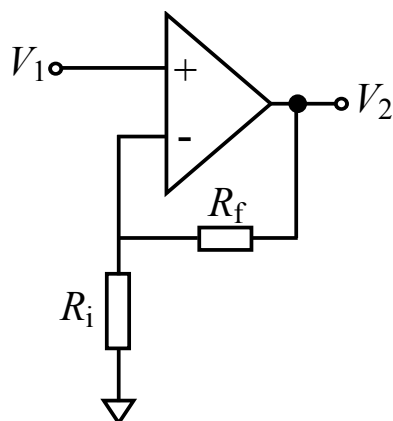


図 7.5 非反転増幅回路

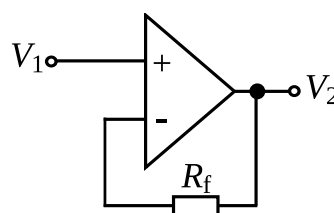


図 7.6 バッファ回路

3. 実験

3.1 実験課題

1. 反転増幅回路を作製する。
2. 発振回路を作製する。
3. 発振時の各部における波形を観察する。
4. 発振条件を確認する。

3.2 実験方法

3.2.1 反転増幅回路

1. 図 7.7 に示す実験回路の増幅回路を作製せよ。

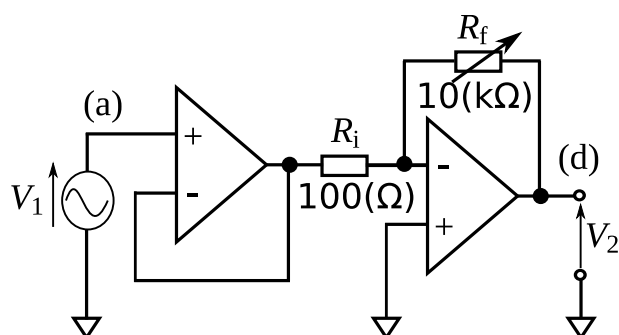


図 7.7 バッファ付きの反転増幅回路

2. 図 7.7 の発振器 (100Hz) から正弦波信号を増幅器の入力端子 ((a) 点) に入力する。このとき入力側の (a) 点と出力側の (d) 点の波形をオシロスコープで観測し、両者の位相差を測定せよ。また、周波数を 1kHz、10kHz、100kHz とした場合についても同様に測定せよ。
3. 入力電圧 (発信機の信号) を変化させると出力波形および最大電圧が変化することをオシロスコープで確認せよ。また、 R_f の値を変化させる (ドライバーで R_f のネジを回す) と、出力電圧 (アンプの増幅度) が変化することをオシロスコープで確認せよ。入力信号を変化させた時と R_f 変化させた時の様子をレポートの「結果」にまとめること。

3.2.2 発振回路

1. 先に作製した増幅回路に抵抗 R とコンデンサ C からなる帰還回路を付加し、図 7.8 に示す発振回路をブレッドボード上に完成させよ。
2. 図 7.8 中 (a) 点にオシロスコープのプロープ CH1 を接続し、(d) 点に CH2 のプロープを接続する。グラウンド用のミノムシクリップを回路のグラウンドに接続する。(注意：ここで、CH1 と CH2 のグラウンド用ミノムシクリップは両方グラウンドするのではなく、CH1 または CH2 のうちの片方のミノムシクリップだけをグラウンドに接続します。) オシロスコープで波形を観察し、波形が出ていたら発振しているということである。オシロスコープに波形が出ていない場合は発振が停止している状態である。
3. 発振していない場合、オシロスコープ上で波形を観察しつつ、 R_f (10k Ω) の可変抵抗器 (多回転トリマ) を調整して (可変つまみをドライバーで回して)、発振させよ。また発振したら担当者まで連絡すること。すでに最初から発振してい

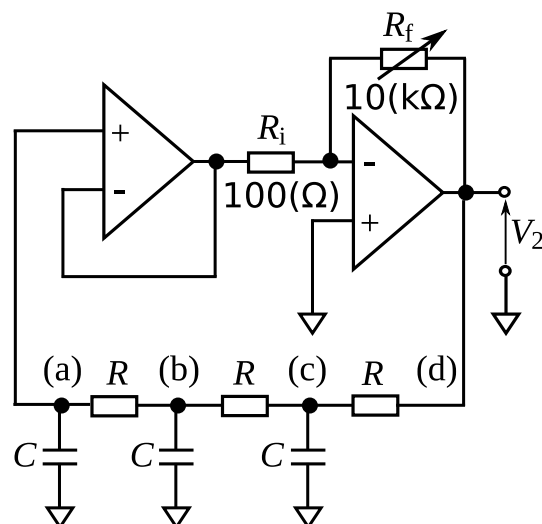


図 7.8 発振回路。

- る場合は、オシロスコープ上で波形を観察しつつ、 R_f (10k Ω) の可変抵抗器 (多回転トリマ) を調整して (可変つまみをドライバーで回して)、発振が停止するところを探し、停止したら担当者に報告する。
4. 図 7.8 中の R_f を変化 (可変つまみをドライバーで回転) させて、増幅器の増幅度を下げると発振が停止することを確認せよ。また、この状態から増幅度を上げる (R_f の可変つまみを逆に回す) と発振することを確認せよ。
 5. 発振状態がギリギリ持続する状態で R_f をセットし、そのときの発振周波数を測定せよ。周波数はオシロスコープに表示されます。(注意：実験ノートに記録して下さい。)
 6. もう一度、図 7.8 中の (a) 点にオシロスコープの CH1 のプロープが接続されていることと、(d) 点に CH2 のプロープが接続されていることを確認してください。(先ほどと同様にグラウンド用のミノムシクリップは CH1 または CH2 の片方だけグラウンドします。) 次にオシロスコープに表示された (a) 点と (d) 点の波形を観察し USB メモリにデータを保存

せよ。このとき (d) 点の電圧波形を基準として (a) 点との位相差を測定せよ。(a) 点と (d) 点の観察が終わったら (b)–(d)、(c)–(d) の波形も同様にデータを保存し位相差を測定せよ。(データから作図する際の注意点: (a)–(d)、(b)–(d)、(c)–(d) の波形の図は 3 つの図にプロットすること。一つの図にできるのであればそれでも構いません。)

7. 本実験で使用した増幅部の抵抗 R_i と R_f の抵抗値および帰還部の抵抗 R_1 、 R_2 、 R_3 の抵抗値、コンデンサ C_1 、 C_2 、 C_3 の容量値を測定せよ。バイパスコンデンサの容量も測定せよ。この測定には LCR メータを用いること。

4. データ解析

1. 反転増幅器 (バッファ付き) の入出力間の位相差について、周波数特性を表および片対数グラフ (対数メモリを周波数とする) にまとめ、その特性変化を文章で記述せよ。
2. 発振周波数について実測値と理論値を比較せよ。

参考文献

- [1] 丹野頼元:「電子回路 (第 2 版)」, 森北出版 (1988)
 - [2] ドナルド・L・シリング, チャールス・ピラプ:「トランジスタと IC のための電子回路 II」, マグロウヒル (1988)
 - [3] モノリシック OP アンプ規格表, CQ 出版 (1997)
-

付録 回路を作製するにあたって

付1 ブレッドボード

ブレッドボードは、電子部品やリード線などをその上に配置して回路を簡易的に作製するための器具である。ブレッドボードの外観を図付2に示す。ブレッドボードには多くの穴が空けられている。ここに電子回路部品の足(端子)をさしこみ回路を作製するのである。これらの穴は、ボード内部で部分的に電氣的に接続されている。同図中に点線で囲まれている穴どうしは互いに接続されており、電気抵抗は約 0Ω となっている。一方、同一の点線で囲まれていない穴どうしは互いに絶縁されている。すなわち、1列目のAからEまでの5つの穴が電氣的に接続されており、これら5つの穴はそれら以外のどの穴とも絶縁されている。1列目のFからJまでの穴も同様に互いに接続されており、かつそれら以外のどの穴とも絶縁されている。その他の列についても同様である。ただし、同図中にある上と下の長い列では、点線で示されている様に25個の穴が内部で接続されているので注意を要する。

付2 演算増幅器

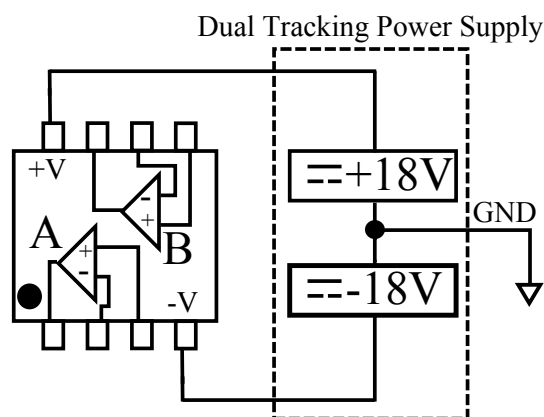
増幅回路を動作させるためには、図付1に示す様に、電源電圧を供給する必要がある。作図の際の慣例として、このように演算増幅器の電源が図示されないことは多い。

電源には「Dual Tracking 電源 ($\pm 13V$)」を用いること。電源のスイッチを入れる前にICのピン配置をよく確認し、特に電源の接続法を間違えないように注意すること。間違った配線で電源を投入すると、ICが破裂することがあるようです。そのため、電源投入時は安全メガネを装着すること。

付3 実際の配線

実験を行う反転増幅回路と発振回路は見本を準備するのでそれを参考とする。

実際に回路を作製する上での注意点を下に列挙する。



図付1 演算増幅器 (NJM4558D) の外観と電源の接続 [3].

- 電源は必ず正しく配線すること。(間違えると、ほぼ確実に演算増幅器は壊れます。)
- 電源を入れる前に配線に間違いがないことを各自で確認すること。
- 配線に用いるリード線の使用本数をできるだけ減らすこと。
- 回路はコンパクトに作製すると良好な結果が得られる場合が多い。
- 接地 (GND) はなるべく1点に集中させること (1点アース)。穴の数が足りないときには、他の列にリード線を用いて増設しても良い。
- ブレッドボードの穴に回路素子の足やリード線を無理に押し込まないこと。
- 回路素子の足やリード線は折らないよう、丁寧に扱うこと。

付4 可変抵抗器について

図付3に可変抵抗器の外観と回路図上の端子との対応を示す。この実験で用いる可変抵抗としては、単に同図中の (A) と (B) のリード線を用いればよい。端子 (A)-(C) 間の抵抗値は (可変抵抗器に記載してある値で) 常に一定であるが、可変抵抗器の上部のネジを回転させると (A)-(B) 間および (B)-(C) 間の抵抗値が変化する。なお、このネジを10回転させることによって、(A)-(B) 間の抵抗は最小値 (0Ω)

から最大値まで連続的に変化させることができる。

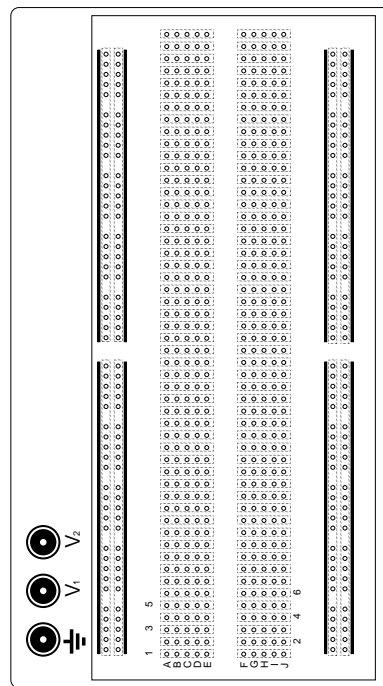


図 付2 ブレッドボードの外観図と内部接続. 内部で接続されている穴どうしは、点線で囲んである.

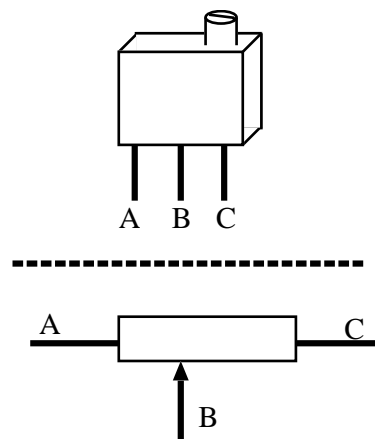


図 付3 可変抵抗器.

8. ホール効果

1. 目的

固体における電流磁気効果として最もよく知られているホール効果の測定と導電率の測定とを組み合わせることによりキャリアの挙動に関する知識を得ることを目的とする。

2. 原理

図 8.1 に示すような長方形試料 (金属または半導体) の x 方向に電流 I を流し, z 方向に磁束密度 B を加えると, y 方向に電位差 V_H が生ずる。これをホール電圧と呼ぶ。また、このような現象をホール効果という。以下にホール効果の原理を述べる。

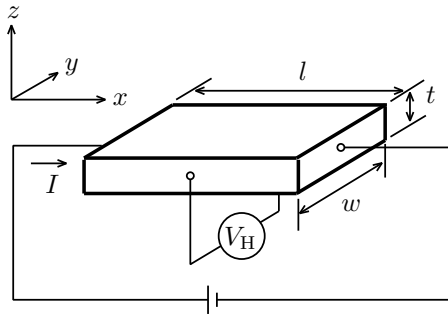


図 8.1 ホール効果

まず、キャリアとして電子のみを持つ金属の場合について、図 8.1 のようなモデルによりホール電圧の理論式を求める。電流が x 方向に流れ、従って電子は平均として $-x$ 方向に速度 v で運動しているとする。試料の厚さを t 、幅を w 、電子の電荷を $-q$ 、電子の密度を n とすると、電流 I は次式で表される。

$$I = nqvwt \quad (8.1)$$

この電流に直角に磁束密度 B (z 方向) をかけると、運動している電子に対して次式で示される大きさの $-y$ 方向への力 (ローレンツ力) が働く。

$$F_L = qvB \quad (8.2)$$

電子はこの力に押されて力の方向に動き、固体の表面に電荷が溜まる。この表面電荷により生じた電位差

がホール電圧となる。ホール電圧による電場はローレンツ力を打ち消して y 方向への電子の流れを止め、平衡状態となる。この平衡状態を式で表すと下式のようになる。

$$qvB = -\frac{qV_H}{w} \quad (8.3)$$

式 (8.1) と式 (8.3) を用いて v を消去すると、

$$V_H = -\frac{1}{nq} \frac{IB}{t} \quad (8.4)$$

となる。ここで、

$$R_H = -\frac{1}{nq} \quad (8.5)$$

を定義し、式 (8.4) に代入すると、

$$V_H = R_H \frac{IB}{t} \quad (8.6)$$

となる。 R_H はホール係数と呼ばれており、 R_H を求めると式 (8.5) より電子の密度 n が求まる。試料の導電率 σ は、電子の移動度を μ_e とすると、

$$\sigma = nq\mu_e \quad (8.7)$$

と表される。式 (8.5) と式 (8.7) より、

$$\mu_e = \sigma |R_H| \quad (8.8)$$

となり、導電率とホール係数を知れば、移動度を求めることができる。

次に半導体について考える。半導体には電荷の符号および移動度を異にする 2 種類の電子と正孔が存在する。前述の様な簡単なモデルの場合において、正孔の密度および移動度を p および μ_h とすると、この時のホール係数は、

$$R_H = \frac{p\mu_h^2 - n\mu_e^2}{q(p\mu_h + n\mu_e)^2} \quad (8.9)$$

で表される。n 型試料で $n \gg p$ の時には、

$$R_H \simeq -\frac{1}{nq} \quad (8.10)$$

また、p 型試料で $p \gg n$ の時には、

$$R_H \simeq \frac{1}{pq} \quad (8.11)$$

と近似できる。しかし、半導体の場合には、金属の場合と違い衝突時間の速度依存性の効果が大きくきくため、補正を加えなければならない。一般によく用いられる近似式は式 (8.10)、式 (8.11) に対応して以下のようになる。

$$R_H = -\frac{3\pi}{8} \frac{1}{nq} \quad (8.12)$$

$$R_H = \frac{3\pi}{8} \frac{1}{pq} \quad (8.13)$$

式 (8.12) または式 (8.13) を用いて実験結果を解析する。

3. 予習事項

1. 実験の目的、原理の要点をまとめよ。

4. 実験

4.1 実験課題

1. 電磁石磁化曲線の測定
2. ホール電圧の測定
3. 四端子法による抵抗測定

4.2 実験器具・装置

試料 (図 8.2 参照)、試料支持台 (試料の電磁石への固定に使用)、電流計 (2 台)、デジタルマルチメータ (電圧計として使用)、電磁石、電磁石用直流電源、電流方向切り替スイッチ (2 個)、ホール効果測定用電流調整回路、プローブ

4.3 実験方法

1. 電磁石の磁極間隙を約 15 [mm] にする。直流電流を 0 から 3 [A] の間で変化させたときの電流に対する磁束密度を測定する。電磁石電流-磁束密度曲線を作成して以下の実験に用いる。また電流を流す向きで決まる磁極 N, S を確認しておく。

2. 試料 (図 8.2 参照) を貼り付けた基板を支持台の先に取り付ける。試料の平らな面が磁界の方向と垂直になるように試料をセットする (図 8.3 参照)。試料の電極 d-d' に電流を流し、磁界を加え、b-b' の

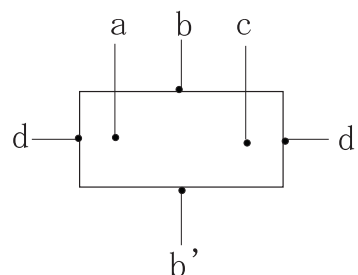


図 8.2 試料形状

のホール電圧を測定する。d-d' 間の電流の向きと磁界の向きを変えることにより、四とおりの組み合わせのホール電圧が得られるので平均を取るのがよい。一般に b, b' 端子が完全な対称の位置にならないため、磁界がない状態で電流を流しただけでも b-b' に電圧が生じる。したがってホール電圧としては、あらかじめ電流を流しておいて、磁界を加えた状態とそうでない状態との差をとらなければならない。これらの点を考慮して、測定手順としては、次のような順序で b-b' 間電圧を測定する。

- | | |
|----------------------------------|-------|
| 1) 電流 $d \rightarrow d'$ 、磁束密度=0 | V_1 |
| 2) 磁界を加える | V_2 |
| 3) 電流を逆転 $d' \rightarrow d$ | V_3 |
| 4) 磁束密度=0 にする | V_4 |
| 5) 磁界の方向を逆転して加える | V_5 |
| 6) 電流を逆転 $d \rightarrow d'$ | V_6 |
| 7) 磁束密度=0 にする | V_7 |

これよりホール電圧 V_H は

$$V_H = \frac{|V_2 - V_1| + |V_3 - V_4| + |V_5 - V_4| + |V_6 - V_7|}{4} \quad (8.14)$$

となる。電磁石に 1, 2, 3 [A]、試料に 4, 7, 10 [mA] 電流を流したときの V_H を測定する (合計 $3 \times 3 \times 7=63$ 個の電圧を読み取ることになる)。試料電流をパラメータとして磁束密度とホール電圧の関係をグラフに描く。

3. 試料に磁界を加えず、d-d' に 2, 4, 6, 8, 10 [mA] 電流を流したときの a-c 間の電圧を測定する。このとき、1 個の電流を設定して電圧を読んだら、電

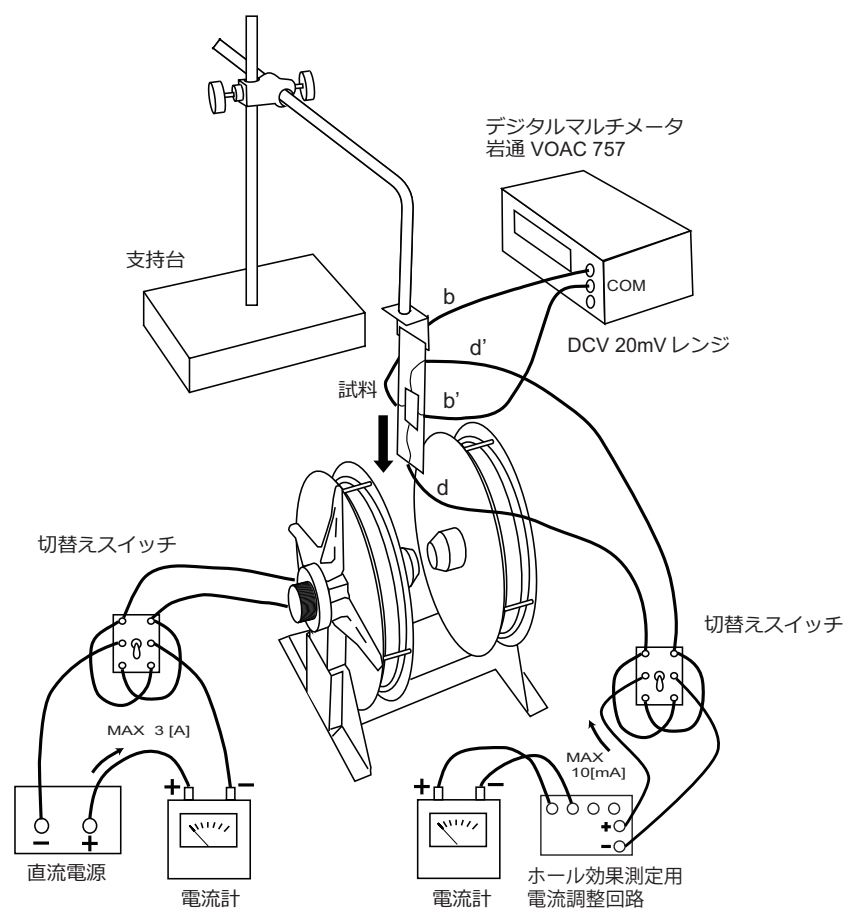


図 8.3 ホール電圧測定回路

流を逆方向に切り替え同じ値の電流を流したときの a-c 間電圧も測定する。電圧の絶対値の平均をとって、試料電流と a-c 間電圧の関係をグラフ化する。グラフの傾きから試料 a-c 間の抵抗を求める。

に、求めたホール係数からキャリアの密度 $[m^{-3}]$ を計算せよ。

- 測定した試料の抵抗と寸法から導電率 σ $[S/m]$ を求めよ。更に、導電率とホール係数からキャリアの移動度 μ $[m^2/V \text{ sec}]$ を計算せよ。

4.4 参考事項および実験上の注意

- ホール効果測定用試料には、振動、衝撃を与えないよう取り扱いには十分注意すること。
- 電磁石と試料には、指定された以上の電流を流さないこと。
- 電磁石に 2, 3 $[A]$ 程度の比較的大きい電流を流すとき、連続して 10 分以上電流を流さないこと。
- ホール電圧の測定では、マルチメータの読み取りは時間をかけずに素早く行うこと。

- 実験で試料に与えた電流・磁界の向きおよび得られたホール電圧の極性からキャリアの動きについて説明し、試料の伝導のタイプが n 型 p 型どちらか判定せよ。

5. 考察

- 測定したホール電圧と磁束密度のグラフを描き、その傾きからホール係数 R_H $[m^3/C]$ を求めよ。更

9. トランジスタ増幅回路

1. 目的

静特性に基づいて、エミッタ接地型の増幅器の設計を行い、トランジスタ基本増幅回路の設計に習熟する。また、等価回路から求めた計算値と実験結果を比較し、その理論を実証することを目的とする。

2. 原理

2.1 トランジスタ増幅器の原理

エミッタ接地増幅器は抵抗負荷において、入出力電圧の位相が反転する。接合型トランジスタ使用の場合、入力インピーダンス数百 Ω 、出力インピーダンス数 $k\Omega$ 、電圧利得数百の高利得が得られ、単一直流電源で安定に動作する特徴がある。

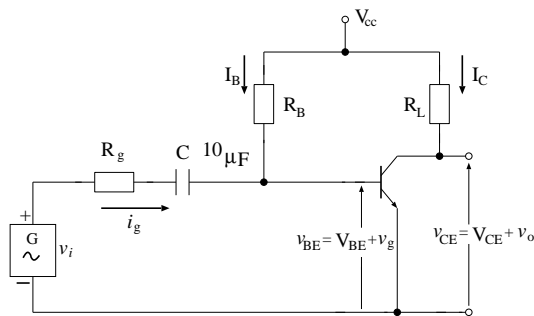


図 9.1 エミッタ接地増幅器 (固定バイアス法)

図 9.1 より次式が成立する。

$$v_{CE} = V_{CC} - i_c R_L \quad (9.1)$$

$$V_{BE} = V_{CC} - I_B R_B \quad (9.2)$$

ここで、 R_L は信号に比例するコレクタ電流中の変化分を電圧として取り出すために挿入した抵抗で負荷抵抗という。 R_B は適当なベース電流を流し、増幅器の動作点を決定するために挿入するベース抵抗である。式 (9.1) は v_{CE} が i_c の 1 次式であるので、 $i_c - v_{CE}$ 静特性曲線上で一つの直線となる。これを負荷直線という。トランジスタが増幅器として動作する範囲はこの直線上である。

ベース電流 I_B は式 (9.2) より、 $V_{BE} \ll V_{CC}$ であることを考慮して

$$I_B = \frac{V_{CC}}{R_B} \quad (9.3)$$

と表わされる。式 (9.3) は $i_c - v_{CE}$ 静特性曲線の中の一つを決定することであるから、その曲線と負荷直線との交点 Q が増幅器の動作点 (基準点) となる。このような動作点の決定法を固定バイアス法といい、簡単であるためよく用いられる。 R_B の大小により、動作点 Q を負荷直線上に任意に選ぶことができるので大きな交流出力電圧を必要とする場合は Q を負荷直線の midpoint に選ぶ。つぎに、交流信号電圧 v_i を入力すれば Q を中心にして v_{BE} が変化して、これによってベース電流の変化 i_b が生じる。したがって、 i_b に対応するコレクタ電流の変化分 i_c が生じ、これによってコレクタ出力電圧 v_o が得られる。

2.2 トランジスタ増幅器の等価回路

2.1 で説明したような図式的な説明は増幅器の原理を直感的に理解するのに便利であるが、増幅器の周波数特性や過渡特性を正確に計算するには不便である。これに対してトランジスタの機能を等価回路で表わすと、他の回路と同じように取扱うことができ好都合となる。等価回路とは、特定の動作点を中心として微小な電圧、電流の変化分の関係を表わすもので、直流の関係を含まない。

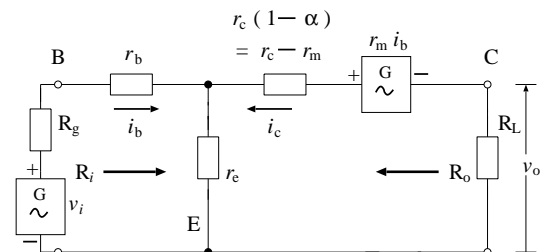


図 9.2 エミッタ接地増幅器の小信号等価回路

この増幅器の T 型等価回路を図 9.2 に示す。B, E, C はそれぞれベース、エミッタ、コレクタの端子、 v_i は入力電圧、 R_g は電源の内部抵抗、 R_L は負荷抵抗で、 r_b , r_e , r_c , $r_m (= \alpha r_c)$ はそれぞれベース抵抗、エミッタ抵抗、コレクタ抵抗、相互抵抗である。図 9.2 より、電圧利得 A_v 、電流利得 A_i はそれぞれ次式のようになる。

$$\begin{aligned} \text{[電圧利得]} \quad A_v &= \frac{v_o}{v_i} \\ &= \quad \quad \quad \text{(予習 1)} \quad (9.4) \end{aligned}$$

$$\begin{aligned} \text{[電流利得]} \quad A_i &= \frac{i_c}{i_b} \\ &= \quad \quad \quad (\text{予習 2}) \quad (9.5) \end{aligned}$$

伝達電力利得は、負荷抵抗 R_L で取り出しうる電力 $\frac{v_o^2}{R_L}$ と入力電源の有能電力 (電源の出しうる最大電力 $\frac{v_i^2}{4R_g}$) との比として次式で与えられる。

$$\begin{aligned} \text{[伝達電力利得]} \quad G &= 4(A_v)^2 \frac{R_g}{R_L} \\ &= \quad \quad \quad (\text{予習 3}) \quad (9.6) \end{aligned}$$

G の最大となる負荷を $R_{L(\text{MAX})}$ とすると

$$R_{L(\text{MAX})} = r_e + r_c - r_m + \frac{r_e(r_m - r_e)}{R_g + r_e + r_b} \quad (9.7)$$

が得られる。

3. 予習事項

原理中の予習 1, 2, 3 の式の導出を行い、本実験の「原理」をレポートにまとめよ。

4. 実験

4.1 実験課題

1. トランジスタの静特性と h パラメータを測定する。
2. トランジスタ増幅回路の設計を行う。
3. 諸利得の周波数依存性を測定する。
4. $v_i - v_o$ 特性を測定する。

4.2 実験方法

課題 1

[静特性の測定]

図 9.4 の静特性・ h パラメータ測定装置の回路スイッチを「静」にセットし、 $I_B = 4 [\mu\text{A}]$ として V_{CE} を $0 \sim 10 [\text{V}]$ まで変化させたときの I_C , V_{BE} の値を測定せよ。また、測定結果より $I_C - V_{CE}$ 静特性曲線を作成せよ。

[h パラメータの測定 ($f=270 [\text{Hz}]$)]

静特性の測定で使用した I_B 測定用電流計を取り除き、 I_B 測定用端子は短絡せよ。回路スイッチを「 $h_{11} \cdot h_{21}$ 」の位置にセットし、 v_{RB} , v_B , v_{RC} をそれぞれ測定せよ。このとき、動作点 Q を $I_B = 4 [\mu\text{A}]$, $V_{CE} = 6 [\text{V}]$ とし、 V_{CE} 調整ツマミと I_B 調整ツマミにより動作点 Q からズレないように調整せよ。同様に、回路スイッチを「 $h_{12} \cdot h_{22}$ 」の位置にセットし、 v_B , v_{RC} , v_C をそれぞれ測定せよ。

課題 2

$I_C - V_{CE}$ 静特性曲線上で、動作点 Q が $I_B = 4 [\mu\text{A}]$, $V_{CE} = 6 [\text{V}]$ となるように図 9.1 の増幅器の R_B と R_L を決定せよ。この場合、 $V_{CC} = 12 [\text{V}]$ とせよ。決定した R_B , R_L を図 9.1 に接続したとき $I_B = 4 [\mu\text{A}]$, $V_{CE} = 6 [\text{V}]$ となっていることを確かめよ。

課題 3

図 9.3 の特性測定回路において、(1) で設計した増幅器の周波数 ($100, 200, 270 [\text{Hz}] \sim 1 [\text{MHz}]$) に対する電圧利得 A_v , 電流利得 A_i , 伝達電力利得 G を測定せよ。この場合、 $v_i = 5 [\text{mV}]$ で一定とせよ。ここで、 $i_g = \frac{v'_g}{R_g}$, $i_c = \frac{v_o}{R_L}$ である。ただし、 $i_g \approx i_b$ とする。

課題 4

図 9.3 の特性測定回路において、入力の周波数を $1 [\text{kHz}]$ で一定とし、 v_i を $0 \sim 25 [\text{mV}]$ まで変化させたときの v_o の値を測定せよ。また、 $v_i = 10, 25 [\text{mV}]$ のときの v_i および v_o の波形をオシロスコープ上で観測し、記録せよ。

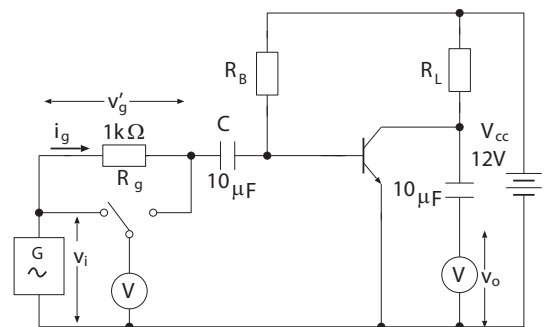


図 9.3 増幅器の特性測定回路

5. データ解析

1. 実験課題 (3) の結果を用いて、周波数 f に対する電圧利得 A_v , 電流利得 A_i , および伝達電力利得 G の関係をグラフで示せ。また、 $f - A_v$ の特性よりカットオフ周波数を求めよ。
2. 実験課題 (3) の結果 ($f = 270 [\text{Hz}]$ のとき) と理論値の式 (9.4)~(9.6) を比較し、誤差について検討せよ。実験値の計算の際には、増幅器の増幅率 (表 9.1) に注意すること。
3. 実験課題 (4) の結果を図示し、出力波形の歪むところを示せ、また、波形の歪んだ原因について考察せよ。

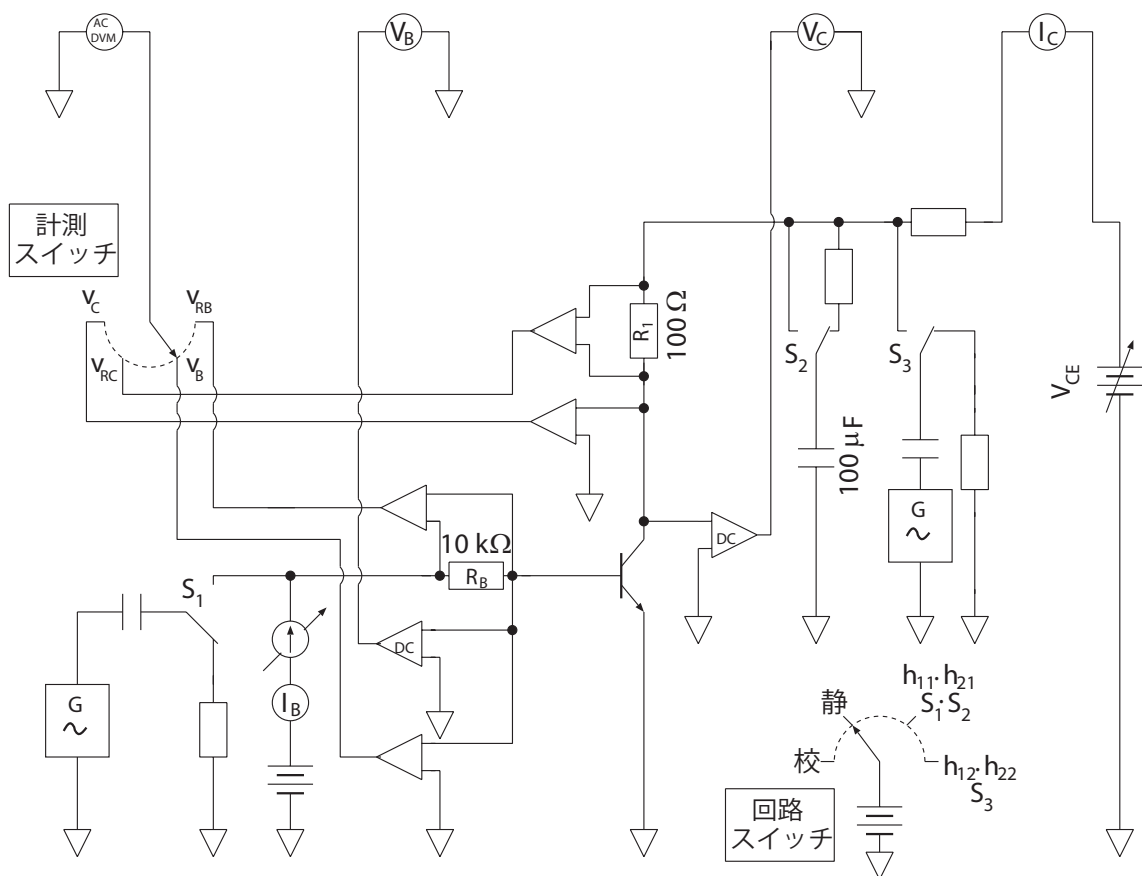


図 9.4 トランジスタ静特性・ h パラメータ測定装置

参考

h パラメータとトランジスタの各定数には次の関係式が成立する。

$$\left. \begin{aligned} r_e &= \frac{h_{12}}{h_{22}}, & r_b &= h_{11} - \frac{h_{12}}{h_{22}}(1 + h_{21}) \\ r_c &= \frac{1+h_{21}}{h_{22}}, & \alpha &= \frac{h_{12}+h_{21}}{1+h_{21}} \end{aligned} \right\} \quad (9.8)$$

また、図 9.4 の測定装置を用いれば h パラメータは次式により計算できる。

$$h_{11} = \frac{v_b}{i_b} \Big|_{v_c=0} = \frac{v_b}{\frac{v_{R_B}}{R_B}} = \frac{v_b}{v_{R_B}} \cdot R_B \quad (9.9)$$

$$h_{21} = \frac{i_c}{i_b} \Big|_{v_c=0} = \frac{\frac{v_{R_C}}{R_1}}{\frac{v_{R_B}}{R_B}} = \frac{v_{R_C}}{v_{R_B}} \cdot \frac{R_B}{R_1} \quad (9.10)$$

$$h_{12} = \frac{v_b}{v_c} \Big|_{i_b=0} = \frac{v_b}{v_c} \quad (9.11)$$

$$h_{22} = \frac{i_c}{v_c} \Big|_{i_b=0} = \frac{\frac{v_{R_C}}{R_1}}{v_c} = \frac{v_{R_C}}{v_c} \cdot \frac{1}{R_1} \quad (9.12)$$

ここで、各パラメータは次の意味をもつ。

h_{11} : 出力端短絡入力インピーダンス

h_{21} : 出力端短絡電流増幅率

表 9.1 増幅器の増幅率

回路スイッチ	計測スイッチ	内部増幅器の増幅率
$h_{11} \cdot h_{21}$	v_{R_B}	100
	v_B	100
	v_{R_C}	100
$h_{12} \cdot h_{22}$	v_B	10000
	v_{R_C}	1000
	v_C	1

h_{12} : 入力端開放電圧帰還率

h_{22} : 入力端開放出力アドミタンス

文献

[1] 藤井信生:「アナログ電子回路」, 昭晃堂 (1984)
pp. 47-70

10. CMOS 論理回路

1. 目的

CMOS 論理回路の構成要素である NMOSFET, PMOSFET の電圧電流特性を測定し, CMOS インバータの動作原理及び特徴について理解する。さらに, CMOS-NAND ゲートについても理解する。

2. 原理

2.1 MOSFET の特性

MOSFET はゲートにかかる電圧でチャネルの伝導を制御するデバイスである。チャネルの電荷が正孔で構成されるデバイスを PMOSFET(以下, PMOS)といい, 電荷が電子のデバイスを NMOSFET(以下, NMOS)という。

MOSFET はゲート電圧が 0[V] のとき既にチャネルが構成されているのをディプリーション形といい, バイアス電圧を加えることによってチャネルが構成されるのをエンハンスメント形という。また, チャネルが形成し始める電圧をしきい値電圧(V_T)という。

CMOS 論理回路はエンハンスメント形 PMOS とエンハンスメント形 NMOS を組合せて構成する。インバータ (NOT 回路) は PMOS, NMOS それぞれ一個を組合せた最小の回路である。図 10.1, 図 10.2 にインバータの構造と記号を示す。PMOS および NMOS のゲートは導体のポリシリコンで接続され入力となり, ドレインとドレインが接続され出力となる。PMOS のソースとドレインの面積は NMOS と特性を揃えるため NMOS より大きくなっている。これは PMOS のキャリアである正孔の移動度が電子に比べて小さいためである。

MOSFET は本質的に対称に作られているので, ドレインとソースはどちらの端子をドレインおよびソースと考えても差しつかえないが CMOS として回路を組む場合は, PMOS は高い電位(+電源)に接続されている端子がソースになり, NMOS は低い電位(GND)に接続されている端子がソースとなる。図 10.2 の記号についてのサブストレートの矢印はチャネルとサブストレートとの結合を示し, P 形から N 形へ向くようにつけられている。

図 10.3, 図 10.4 に PMOS, NMOS の電気的特性を示す。MOSFET はドレイン-ソース, ゲート-ソース間電圧によって非飽和(ON), 飽和, 遮断(OFF)領域に分けられ, MOSFET のチャネルの抵抗(ドレイン-ソース間抵抗)を順

に並べると,

遮断領域 > 飽和領域 > 非飽和領域

となる。

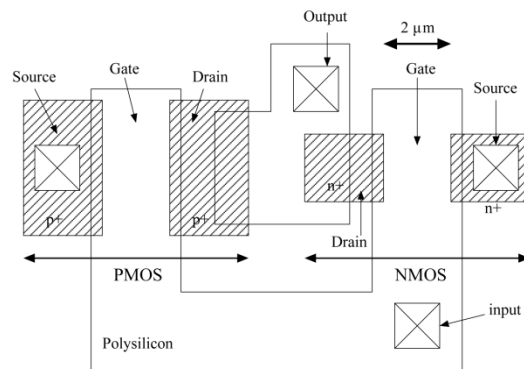


図 10.1 CMOS インバータのレイアウト

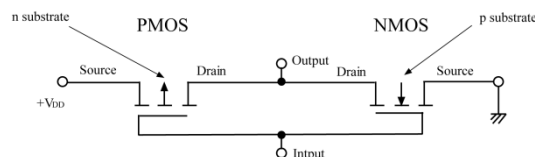
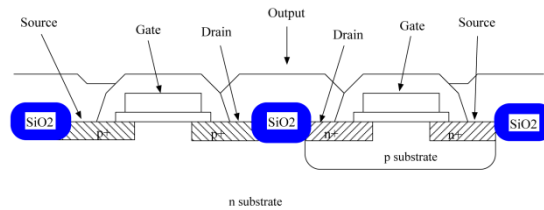


図 10.2 CMOS インバータの断面と記号

2.2 CMOS 基本回路

図 10.6 に示すインバータは CMOS 論理回路の基本回路である。PMOS を正電源側に, NMOS をグランド側に配置している。入力が 0[V](GND) のとき PMOS は非飽和状態(ON)となり NMOS は遮断状態(OFF)となる。入力が電源電圧(V_{DD}) のとき PMOS は遮断状態(OFF)となり NMOS は非飽和状態(ON)となる。

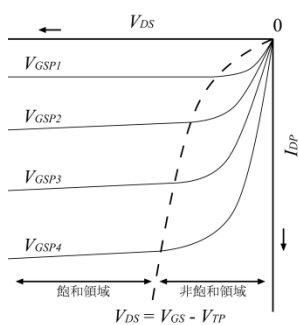


図 11.3 PMOS の V_{DS} 対 I_D 特性

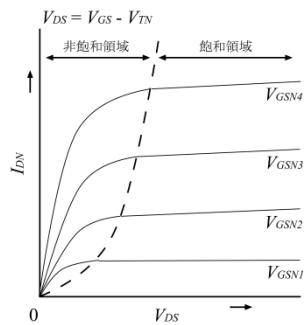


図 11.4 NMOS の V_{DS} 対 I_D 特性

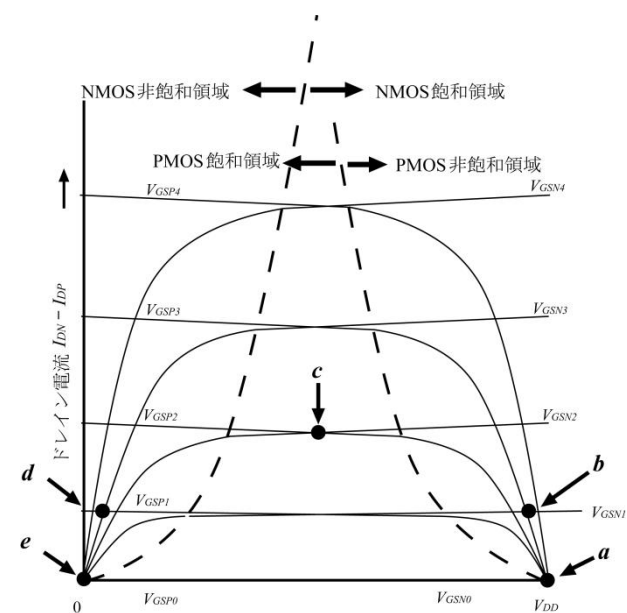


図 10.5 CMOS インバータの負荷曲線

図 10.5 に図 10.3 と図 10.4 を組み合わせた CMOS インバータ回路の負荷線を示す。インバータの出力 V_{out} は入力電圧 V_{in} に対する PMOS と NMOS のドレイン電流 I_{DP} , I_{DN} の絶対値が等しくなる電位を求めればよい。以下 1～5 に入力 V_{in} と出力 V_{out} の関係を示す。

1. $V_{in} < V_{TN}$ の場合: PMOS は非飽和状態で, NMOS は遮断状態となり, 出力 V_{out} は V_{GSP4} と V_{GSN0} の交点 a (V_{DD}) となる。
2. $V_{TH} > V_{in} \geq V_{TN}$ の場合: PMOS, NMOS は飽和状態となり, V_{out} は V_{GSP3} と V_{GSN1} の交点 b となる。このとき V_{DD} から V_{SS} へ貫通電流が流れる(図 10.7 参照)。

3. $V_{in} = V_{TH}$ の場合: PMOS, NMOS は飽和状態となり, 出力 V_{out} は V_{GSP2} と V_{GSN2} の交点 c ($1/2V_{DD}$) となる。出力の状態が "H" から "L" へ遷移するときの入力電圧を論理しきい値電圧 (V_{TH}) という。このときの貫通電流は最大となる。

4. $V_{TH} < V_{in} \leq V_{DD} + V_{TP}$ の場合: PMOS, NMOS は飽和状態となり, V_{out} は V_{GSP1} と V_{GSN3} の交点 d となる。

5. $V_{in} > V_{DD} + V_{TP}$ の場合: PMOS は遮断状態で, NMOS は非飽和状態となり, V_{out} は V_{GSP0} と V_{GSN4} の交点 e ($0[V]$) となる。

図 10.7 にインバータ回路の入出力特性と貫通電流特性を示す。入力 V_{in} が V_{TH} のとき最大の貫通電流が流れる。

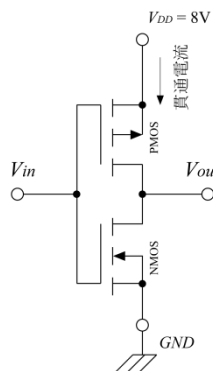


図 10.6 インバータ回路

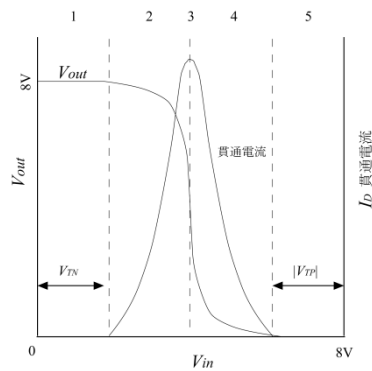


図 10.7 インバータの入出力特性と貫通電流

2.3 CMOS-NAND ゲート

CMOS の 2 入力 NAND ゲートは, 図 10.8 に示すように PMOS を並列に NMOS を直列に接続することにより構成される。また, PMOS を直列に NMOS を並列に接続することにより NOR が構成できる。しかし, CMOS 論理回路では NOR ゲートより NAND ゲートの方がはるかに多く用いられる。これは, NOR ゲートは PMOS を直列に接続するため, 並列に接続される NAND ゲートに比べてチャネル抵抗を低くするためにチャネル幅を大きくする必要がある。さらに PMOS のチャネルを構成する P 型半導体は NMOS の N 型半導体に比較して移動度が低いいため PMOS は NMOS より多くの面積が必要となり, 面積が重要なファクターである集積回路に向かなくなるためであ

る。

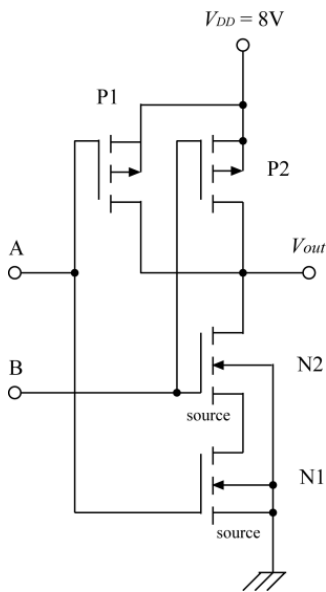


表 10.1 NAND 真理値表

入力		出力
0	0	1
1	0	1
0	1	1
1	1	0

図 10.8 NAND ゲート

CMOS インバータの論理しきい値電圧(V_{TH})は電源電圧の半分電圧になるが, NAND, NOR の多入力ゲートにおいては, 各入力端子の状態によって論理しきい電圧(V_{TH})が変化する。

2入力 NAND ゲートのしきい値特性は以下の3通りが考えられる(図 10.9)。

1. 入力 A が V_{DD} で入力 B がスイッチするとき。
2. 入力 B が V_{DD} で入力 A がスイッチするとき。
3. 入力 A, B が同時にスイッチするとき。

ここで1の場合について考える。N2 がスイッチ動作のとき, N2 のソースは N1 のドレイン-ソース間抵抗によってグランドより高くなる。これにより N2 の NMOS のしきい値電圧は基板バイアス効果により上昇し, 論理しきい値電圧(V_{TH})はインバータのしきい値電圧より右よりに移動する。また, N1 のドレイン-ソース抵抗の存在もインバータの特性より右に移動する原因になる。

CMOS 論理回路は入力インピーダンスが極めて高く, 入力端子を解放状態にすると雑音が乗りやすく, I_D が異常に流れ動作がきわめて不安定になるので使用しない入力端子は電源または GND に接続する。

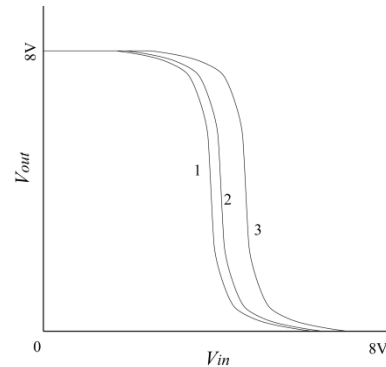


図 10.9 NAND ゲートの論理しきい値特性

3. 予習事項

図 10.10 の NMOS インバータの入出力特性を図 10.11 の負荷線図を用いて書き, 入力に対する出力の関係を説明しなさい。入力電圧は $0 \sim 8[V]$ とする。図 10.11 の $V_{GS} = 0[V]$ の特性は X 軸と重なっている。負荷線図の書き方については文献[2],[3],[4]を参考するとよい。

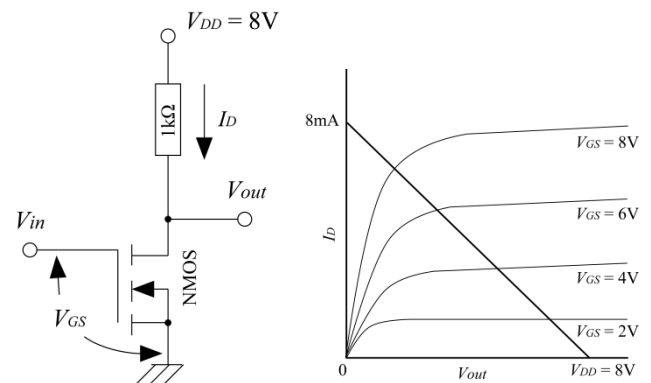


図 10.10 NMOS インバータ 図 10.11 NMOS インバータの負荷線図

4. 実験

4.1 実験課題

1. NMOS, PMOS の電圧電流特性
2. CMOS インバータの入出力特性・貫通電流特性
3. CMOS-NAND ゲートの入出力特性

4.2 実験方法

[実験 1] NMOS の電圧電流特性

図 10.12 を参考にして NMOS の電圧電流特性をとれ。 V_{GS} をパラメータにし 0,2,4,6,8[V] にする。 V_{DS} を 0[V] から 8[V] まで変化させそのときの I_D を測定せよ。結果は図 10.5 を参考にプロットせよ。

[実験 2] PMOS の電圧電流特性

図 10.13 を参考にして PMOS の電圧電流特性をとれ。 V_{GS} をパラメータにし 0,-2,-4,-6,-8[V] にする。 V_{DS} を 0[V] から -8[V] まで変化させそのときの I_D を測定せよ。結果は図 10.5 を参考に実験 1 の結果に上書きせよ。

[実験 3] CMOS インバータの入出力特性

図 10.14 を参考にして CMOS インバータの入出力特性をとれ。結果は図 10.7 を参考にプロットせよ。

[実験 4] CMOS インバータの貫通電流特性

図 10.15 を参考にして抵抗端に掛かる電圧を測定し、CMOS インバータの貫通電流特性をとれ。結果は実験 3 の結果に電流軸を設けて上書きせよ。

[実験 5] CMOS-NAND ゲートの入出力特性

図 10.8 を参考にして CMOS-NAND ゲートの構成を組み、入力 A を 8[V] とし、入力 B を 0[V] から 8[V] まで変化させた場合の入出力特性をとれ。結果は実験 3 の結果に上書きせよ。

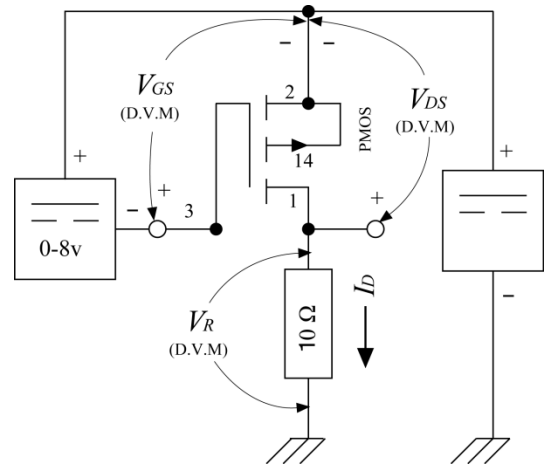


図 10.13 PMOS 電圧電流測定回路

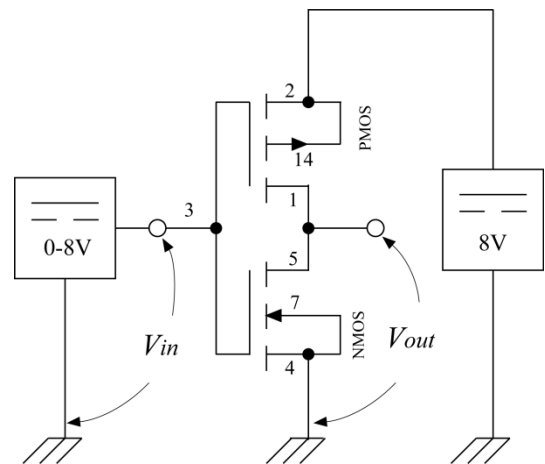


図 10.14 インバータの入出力特性測定回路

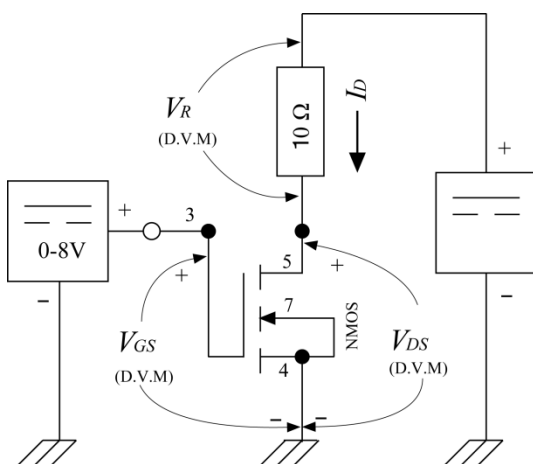


図 10.12 NMOS 電圧電流測定回路

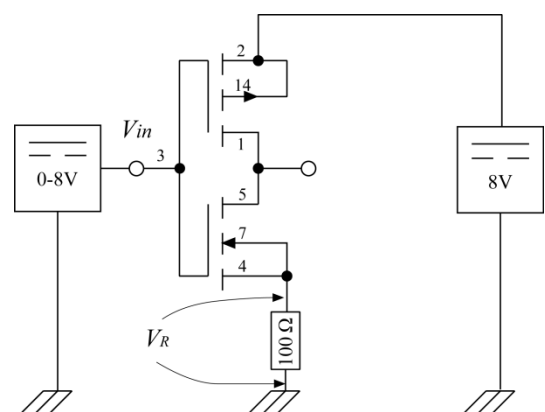


図 10.15 インバータの貫通電流特性測定回路

5. データ解析

1. 実験 1, 実験 2 の結果より CMOS インバータの負荷線図を書き, 図 10.5 を参考に a,b,c,d,e 点をプロットせよ。
2. a,b,c,d,e のプロット点より CMOS インバータの入出力特性を求め, 実験 3 の結果に上書き(プロット)し, 比較検討せよ。
3. 実験 3 の結果より NMOS の V_{TN} , PMOS の V_{TP} , 論理しきい値電圧 V_{TH} を求めよ。
4. 実験 3 の結果で CMOS インバータの論理しきい値電圧が $1/2 V_{DD}$ にならないのはなぜか。
5. 実験 3 の結果で入力電圧が論理しきい値電圧のとき出力電圧が急激に変化しているのはなぜか。(ヒント: NMOS インバータと比較して考えよ)
6. 実験 4 の結果より貫通電流の最大値とそのときの入力電圧を求めよ。

参考文献

- [1] 飯塚哲哉編:「CMOS 超 LSI の設計」, 培風館(1989)
- [2] D.A.ホッジス,H.G.ジャクソン著 山崎淳,山崎浩訳:「デジタル回路設計技法」, マグロウヒル出版(1993)
- [3] 松下電器工学院編著:「プログラム学習による基礎電子工学 電子回路編1」, 廣済堂, p76~p89 (1993)
- [4] 雨宮好文:「現代電子回路学〔I〕」, オーム社, p31~p34 (1979)
- [5] 雨宮好文著:「基礎電子回路演習」, オーム社, p47~p55 (1989)
- [6] タウア・ニン:「最新 VLSI の基礎」, 丸善(2002)

参考

4007 ピン配置

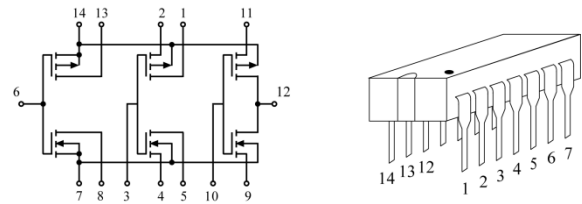


図 10.16 4007 ピン配置図

用語の説明

チャンネル:MOSFET のドレイン-ソース間の電流の流れる通路のこと

V_T :MOSFET のチャンネルが形成し始めるゲート電圧のこと

V_{TN} :NMOSFET の V_T

V_{TP} :PMOS の V_T

V_{TH} :CMOS 回路が ON から OFF または OFF から ON に変わるときの入力電圧のこと, 論理しきい値電圧という

遮断領域:チャンネルが形成されず, ドレイン-ソース間は開放(OFF)状態のこと

非飽和領域:チャンネルが形成され, ドレイン-ソース間は導通(ON)状態のこと

飽和領域:チャンネルが形成され,ドレイン-ソース間は導通しているが, 非飽和状態より抵抗値は高い

基板バイアス効果:NMOS のソースは通常グランドに接地されるが, ソースの電位がグランドより上がると, 基板(サブストレート)にマイナス電圧を掛けたことと等価になり NMOS のしきい値電圧(V_{TN})は上昇する。

電気電子応用実験

発行者：琉球大学工学部 電気システム工学コース
電子情報通信コース

連絡先：沖縄県中頭郡西原町千原 1

発行日：2019 年 4 月

実験レポートのためのチェックリスト

● 全体

- ☐ 文体を「だ・である調」で統一してある。
- ☐ 概要と本文は、黒または青インクで書いてある (ただし図は除く)。
- ☐ ページ番号が通し番号で記入されている。
- ☐ 「図番号」が通しで記入されている。
- ☐ 図番号と図の説明 (キャプション) が図の下にある。
- ☐ 「表番号」が通しで記入されている。
- ☐ 表番号と表の説明 (キャプション) が表の上にある。

● 表紙

- ☐ 「課題名」と「番号」が書いてある。
- ☐ 「実験日」が書いてある。
- ☐ 「提出期限」が書いてある。
- ☐ 「提出日」が書いてある。
- ☐ 「組名」「グループ名」「学籍番号」「氏名」が書いてある。
- ☐ 全ての「共同実験者」が書いてある。

● 概要

- ☐ 本文と独立している。
- ☐ 文章は読みやすい。
- ☐ 「実験内容」がまとめられている。
- ☐ 「実験結果」がまとめられている。
- ☐ 図や表は入っていない。

● 原理

- ☐ 実験指導書の「原理」の「要約」になっている。(丸写ししない。)
- ☐ 1~2 ページ程度の分量でよい。
- ☐ 最低限の事項 (「使った式」とその前提条件 (回路図や定数・変数の意味など)) が書いてある。

● 実験方法

- ☐ 実際に行った手順が書いてある。
- ☐ 命令形はない。

- ☐ 回路図は丁寧に描いてある。
- ☐ 使用器具が表にまとめられている。

● 実験結果

－ 表について

- ☐ 「測定値」と「計算によって求められた値」が整然とまとめられている。
- ☐ 最上段には「値の名前」と「単位」が正しくかかれている。
- ☐ 有効桁が正しい。
- ☐ 計算に用いた式や計算例が、表の下に書かれている。

－ グラフについて

- ☐ 「軸」が縦と横に引いてある。
- ☐ 軸に「目盛」が刻んである。
- ☐ 軸に「名前」と「単位」がある。
- ☐ 「測定点のマーク」が見やすい。
- ☐ 曲線や直線は「定規」を使って「丁寧」に描かれている。
- ☐ 「理論曲線は点なし」で、線のみで描かれている。
- ☐ 「結果のグラフ化」がなされている。
- ☐ すべての用いた表や図が、本文中で説明されている。(「どんなことをした結果」なのか分かる。)

● 考察

- ☐ 実験結果に基づいている。
- ☐ 感想はない。
- ☐ 結果の妥当性を吟味している。
- ☐ 理論や期待した結果と異なる場合。
 - 実験誤差の大きさを見積もる。
 - 理論との差は妥当であるとの結論を得る。
 - 「測定ミス」や「目盛の読み間違い」、「偶然誤差」のせいにならない。
 - 実験方法の問題点などを指摘する。
 - できれば改善案を提示する。